

TITULO**COMPOSICIÓN COHERENTE DE SEÑALES POR CORRECCIÓN FOCAL PROGRESIVA.****5 SECTOR DE LA TÉCNICA****Tecnología física****Sistema electrónico para Ecografía clínica y Ensayos No Destructivos.****Otras aplicaciones: radar, sonar y seismología****10 ESTADO DE LA TÉCNICA**

En diversos ámbitos de aplicación, un conjunto de N transductores o array, recibe señales de una o múltiples fuentes ubicadas a cierta distancia y orientación relativa al array. Esta situación es común en radioastronomía, radar, sonar, sismología y, particularmente, en el ámbito de la tecnología ultrasónica basada en arrays (ecografía clínica o industrial, en este caso aplicada a los Ensayos No Destructivos), donde N se encuentra, típicamente, en el rango 32 a 256 o más.

En estas situaciones, cada uno de los N elementos del array recibe la señal generada por cada fuente con cierto retraso temporal respecto a los restantes elementos. La función de un conformador de haz es obtener una única señal a partir de las N recibidas en la que los retrasos temporales para cada posible distancia en una orientación determinada se compensen, aumentando la capacidad de discriminación del sistema (mayor resolución, relación señal/ruido y contraste). Repitiendo este proceso en una diversidad de direcciones mediante barridos lineales o angulares, se obtiene información suficiente para poder componer una imagen 2D o 3D de las fuentes de señal. En el caso particular de los ultrasonidos, las N señales recibidas son ecos producidos por discontinuidades en el medio que ha sido insonificado por un emisor, que puede ser el mismo array receptor (o un subconjunto del mismo) u otro transductor (array o monoelemento).

En recepción, es deseable compensar los retardos en todos los puntos o focos a lo largo de la línea de propagación en una dirección determinada. Esto requiere modificar continuamente los retardos en el tiempo, para adaptarlos a la llegada de los ecos desde distancias dinámicamente variables a cada elemento. Esta técnica de *focalización dinámica*, proporciona la mayor resolución, contraste y relación señal/ruido.

Siendo técnicamente imposible modificar en forma continua los retardos, es esencial que su discretización se realice con una excelente resolución temporal para cada elemento del array y para cada distancia, típicamente del orden de 1/16 a 1/64 el periodo fundamental de la señal.

Este hecho ha motivado la búsqueda de métodos para la focalización dinámica en recepción sencillos y eficientes que, a lo largo de los años, se han ido adaptando a las disponibilidades tecnológicas. Así, se han descrito técnicas basadas en dispositivos CCD accionados por relojes cuyo periodo determina el retardo [Macowski, "Ultrasonic electronic lens with reduced delay range", US. Pat. Nr. 4.058.003, Nov. 1977] o en líneas de retardo conmutables [Maslak, US. Pat. Nr. 4.550.607, "Phased array acoustic imaging system", Nov. 1985]. Estos métodos introducen artefactos de conmutación, son voluminosos y proporcionan una resolución limitada estando, prácticamente, en desuso.

Otra alternativa, asimismo analógica, se basa en la utilización de mezcladores y desplazadores de fase que realizan los retrasos temporales en el dominio de la frecuencia [Maslak et al., "Dynamic focused linear phased array acoustic imaging system", US. Pat. 4.699.009, Oct. 1987]. Uno de los problemas asociados a este tipo de técnicas es la dificultad de su adaptación a transductores de distintas frecuencias.

Por otra parte, se ha propuesto la utilización de rotadores de fase, basados en el algoritmo Cordic [R. Andraka, "A survey of CORDIC algorithms for FPGAs", Proc. 1998 ACM/SIGDA VI Int'l Symposium on FPGAs, Monterrey, CA, pp. 191-200, Feb. 1998]), y su aplicación a la focalización dinámica se encuentra en [O'Donnell et al., "Method and apparatus for digital phased array imaging", US Pat. Nr. 4.983.970, Ene. 1991] y en [Engeler et al. "Dynamic phase focus for

coherent imaging beam formation", US Pat. 5.111.695, May 1992]. El hardware involucrado es significativo.

La disponibilidad de tecnología VLSI permitió nuevas propuestas basadas en retardar las señales una vez digitalizadas. Cada elemento del array se asocia a un canal de adquisición y procesamiento (focalización) independiente. Las salidas de los N canales se suman para obtener la señal resultante (suma coherente). Para operar en tiempo real, cada canal dispone de dos espacios de memoria: uno para datos, donde se almacenan las muestras adquiridas, y otro de focalización que establece los retardos a aplicar.

En un principio, la resolución de los retardos se limitó al propio periodo de muestreo de las señales, determinado por el criterio de Nyquist, alrededor de 1/3 a 1/5 del periodo de la señal, utilizando registros de desplazamiento de longitud variable [Welles II et al., "Architecture for ultrasonic imaging", US Pat. 4.796.236, Ene 1989]. La baja resolución temporal produce lóbulos de cuantificación de retardos que reducen el rango dinámico, contraste y relación señal/ruido de la imagen [D. K. Peterson, G. S. Kino, "Real-time Digital Image Reconstruction: A Description of Imaging Hardware and an Analysis of Quantization Errors", IEEE Trans. Sonics Ultrasonics, 31, pp. 337-351, Jul. 1984].

La opción de utilizar una mayor frecuencia de muestreo no es aconsejable por el mayor coste de los componentes, consumo energético y volumen de datos a almacenar y procesar. Para solventar este problema se han propuesto diversas técnicas que, básicamente, pueden agruparse en dos:

1) Realización de un retardo grueso con una resolución temporal equivalente al periodo de muestreo, y otro fino mediante interpolación de la señal recibida entre dos muestras consecutivas, con una resolución, típicamente, entre 1/4 y 1/16 del periodo de muestreo.

A este grupo pertenecen las patentes: [Odell, "Digital beamforming and filtering circuit", U.S. Pat. Nr. 5,268,877, Dic. 1993], [D.Lipschutz, "Time multiplexed digital ultrasound beamformer"US.Pat. 5,469,851, Nov. 1995], [Beaudin et al. "Delay generator for phased array ultrasound beamformer", US. Pat. 5.522.391,

Jun. 96], [Wright et al. "Method and apparatus for receive beamforming system", US Pat. 6.042.547, Mar. 2000] y [M.H. Bae, "Ultrasonic signal focusing method and apparatus for ultrasonic imaging system", US Pat. 6.231.511, May. 2001].

- 5 Esta técnica, con diversas variantes para la realización física de los retardos grueso y fino, incluida la de rotación de fase mediante algoritmos CORDIC, requiere invariablemente una etapa de interpolación y un selector de muestras interpoladas por cada canal, con la consiguiente complejidad y errores asociados.
- 10 2) Adquisición directa de las señales en los instantes que corresponden a la llegada de la señal de cada foco a cada elemento. Para ello, se controla la fase del reloj de muestreo de cada canal con una resolución temporal equivalente entre $1/16$ y $1/64$ el periodo fundamental de la señal. Este método hace innecesaria la etapa de interpolación, eliminando la electrónica y las fuentes de
- 15 error correspondientes. Las muestras se pueden adquirir sobre una memoria FIFO, de la que se extraen para realizar la suma coherente [Chang et al., "Bandwidth sampling technique for digital focusing in array imaging systems", US. PAT. 5,581,036, Dic. 1996].

El mayor problema asociado a esta técnica es la realización de los generadores

20 de reloj de muestreo de fase controlada con la suficiente precisión. En [O'Donnell et al., "Method and apparatus for fully digital beam formation in a phased array coherent imaging system", US Pat. Nr. 4.809.184, Feb. 1989] y [Corl, "Digital ultrasound system with dynamic focus", U.S. Pat. 4,974,211, Nov. 1990], se generan m relojes derivados de un reloj maestro de frecuencia m

25 veces superior a la de muestreo, cada uno de ellos con un desfase $2\pi/m$; un selector del reloj por cada canal, accionado por el contenido de la memoria de focalización, permite asociar en cada instante uno de los relojes al de muestreo. La distribución de múltiples relojes y su selección con coherencia temporal es un problema, especialmente para las mayores resoluciones

30 temporales.

Otra posibilidad es almacenar el reloj de muestreo de cada canal en una tabla como una secuencia de 1s y 0s, como se ha sugerido en [J.H. Kim, T. Song,

S.B. Park, "Pipelined Sampled-Delay focusing in ultrasound imaging systems,*Ultrasonic Imaging* 9, pp.75-91, 1987], pero no es práctica por la cantidad de memoria necesaria para almacenar todos los relojes de muestreo de todos los canales para múltiples líneas de barrido.

- 5 Siguiendo otra alternativa, se calculan en tiempo real los instantes de muestreo mediante circuitos especializados asociados a cada canal. Esta técnica se describe en [Park et al., "Real time digital reception focusing method and apparatus adopting the same", US Pat. 5.669.384, Sep. 1997], [Bae, " Focusing delay calculation method for real-time digital focusing and apparatus adopting
- 10 the same" US Pat. 5,386.881, Feb. 1998] y [Petrofsky, "Method and apparatus for distributed focus control with slope tracking", US Pat. 5.724.972, Mar. 1998]. Todas, con diferentes variantes, se basan en el algoritmo del punto medio descrito en [Bae et al., An Efficient Real Time Focusing Delay Calculation in Ultrasonic Imaging Systems, *Ultrasonic Imaging*, 16, pp. 231-248, 1994].
- 15 Aunque se trata de una técnica interesante por sus posibilidades de integración en un ASIC, presenta diversos inconvenientes entre los que destacan: la necesidad de programar un gran número de parámetros para cada línea de barrido y cada canal, la complejidad del hardware para obtener una buena resolución, menor eficiencia de utilización de área de silicio frente al requerido
- 20 por sistemas basados en memoria por la baja regularidad del hardware y, finalmente, requiere un compromiso entre obtener una alta velocidad de cálculo o una reducción del rango de aplicación.

El método y sistema electrónico objeto de la presente invención pertenece a este grupo y resuelve los problemas descritos mediante una técnica mixta, que

25 combina una memoria de focalización de reducido tamaño, en la que sólo se requiere una fracción de bit por cada foco y canal, con el cálculo en tiempo real del instante de muestreo con elevada resolución mediante circuitos sencillos y regulares de fácil integración VLSI.

DESCRIPCIÓN DE LA INVENCION

INTRODUCCIÓN:

Se describe un conformador de haz que realiza la composición coherente de las señales procedentes de una dirección de propagación determinada, recibidas por un conjunto de N transductores receptores o *array*. La metodología y aparatos descritos son aplicables en campos como imagen ultrasónica (ecografía y Ensayos No Destructivos), radar, sonar, acústica, seismología y otros.

El conformador de haz aquí descrito opera con arrays cuyos elementos pueden estar distribuidos arbitrariamente. En particular, realiza la focalización dinámica con deflexión del haz en acimut y elevación utilizando arrays bidimensionales.

Basa su operación en muestrear la señal recibida por cada elemento del array en los instantes que corresponden a los de llegada de la señal desde múltiples focos situados a lo largo de una dirección de propagación dada. Dentro de los límites establecidos por los principios que guían la presente invención, el instante de adquisición de la señal procedente de cada foco y recibida por cada elemento del array se determina con un error absoluto, respecto al valor exacto, inferior a medio periodo de un reloj maestro. La frecuencia del reloj maestro puede elegirse para reducir la incidencia negativa de los lóbulos de cuantificación de los retardos en la relación señal/ruido, contraste y rango dinámico de la señal resultante.

La frecuencia de muestreo es independiente de la de la señal, siempre que se verifique el criterio de Nyquist, tanto en radiofrecuencia como en banda base, y de la frecuencia del reloj maestro. Con técnicas de sobremuestreo (conversión $\Delta\Sigma$), la frecuencia de digitalización puede ser la más baja compatible con la relación señal/ruido deseada. En particular, puede utilizarse el reloj maestro modificado según el método descrito para realizar directamente el muestreo $\Delta\Sigma$.

Al reducir la frecuencia de muestreo a la más baja posible, compatible con el ancho de banda de las señales y/o relación señal/ruido, se reducen el coste, consumo energético y volumen de datos a procesar. En particular, con el

método que constituye una parte esencial de la presente invención, sólo se adquieren las muestras necesarias para realizar la suma coherente, sin que sea necesario un proceso de interpolación o la adquisición de información redundante.

- 5 Además, el método de conformación que se describe y que constituye otra parte esencial de la presente invención, posee unos bajos requisitos de memoria de focalización, que pueden llegar a ser de una fracción de bit por cada muestra adquirida en cada canal. Esta alta eficiencia facilita que el método pueda aplicarse convenientemente a una diversidad de modos de
10 operación, como son el barrido lineal o sectorial, con aperturas densas o dispersas, y otras aplicaciones en las que se requieren múltiples descriptores de la focalización dinámica para cada configuración de la apertura activa del array.

- Dichas características posibilitan la integración conjunta de la memoria de
15 focalización, la de adquisición de datos, la lógica de generación de los relojes de muestreo y la de otras funciones auxiliares como apodización, apertura dinámica y control, de múltiples canales, en un único dispositivo VLSI o estándar configurable tipo FPGA, con la consiguiente reducción de coste sin pérdidas de calidad.

20

Descripción del método.

- Por sencillez, la exposición se realiza para un array unidimensional de N elementos, no necesariamente equiespaciados, considerando una aplicación de ultrasonidos utilizando la técnica de pulso-eco en un medio homogéneo con
25 velocidad de propagación c . El método que se describe a continuación se denominará genéricamente *técnica de Corrección Focal Progresiva* o CFP, que describe la forma en que opera.

- La Figura 1 muestra un diagrama de la geometría general con los condicionantes anteriores. El array, de N elementos, numerados $1, 2, 3, \dots, k,$
30 $\dots, N-1$ y N , se sitúa sobre el eje de las x , con el origen de coordenadas arbitrariamente definido, por comodidad, en el centro del array. Se desea hacer

una adquisición de señal en la dirección angular θ referente al eje z. Para ello, se definen múltiples focos, a intervalos ΔR en la dirección de propagación (llegada de la señal). El método propuesto combina las señales procedentes de cada foco y recibidas por los diferentes elementos del array de forma que se
 5 obtiene una salida que representa la señal que sería proporcionada por un transductor del tamaño del array focalizado en todos y cada uno de los focos. A este proceso se le denomina *composición coherente* de las señales recibidas y, al resultado, señal *focalizada dinámicamente con deflexión*.

Los intervalos ΔR se eligen convenientemente en función del periodo de un
 10 reloj maestro $T_X=1/f_X$ y de la velocidad de propagación c como:

$$\Delta R = v c T_X / 2 \quad (1)$$

donde v es un número entero que expresa el número de periodos del reloj maestro que hay entre dos focos consecutivos en pulso-eco. Por otra parte, los intervalos ΔR deben ser lo suficientemente pequeños como para que se
 15 verifique el criterio de Nyquist: si T_S es el intervalo temporal entre muestras, y T_R es el periodo fundamental de la señal, el criterio de Nyquist se verifica, típicamente, para $T_S < T_R/3$, considerando el ancho de banda de las señales habituales y la adquisición en radiofrecuencia. Preferentemente, el intervalo temporal entre muestras es un múltiplo del periodo del reloj maestro, esto es,
 20 $T_S = s T_X$, con s entero.

En general, puede adquirirse un número m de muestras entre dos focos consecutivos, eligiéndose preferentemente el valor v en función del intervalo entre muestras $T_S = s T_X$ para que $v = ms$, con m y s enteros. En una realización particular en la que $m=1$, cada muestra coincide con un foco, de
 25 modo que todas las muestras se focalizan dinámicamente. Cuando $m>1$, estrictamente sólo se realiza la focalización dinámica en los focos, aunque la profundidad de foco permite, en general, suponer bien focalizadas las muestras intermedias. Una variante del método, denominada *técnica de Corrección Focal Progresiva Variable* o CFPV, varía dinámicamente el número de muestras
 30 adquiridas entre dos focos, reforzando la idea de mantener una buena focalización dinámica en todas las muestras adquiridas.

Por otra parte y, como es bien conocido, el valor $\mu = T_R/T_X$ o relación entre el periodo de la señal recibida y la resolución temporal del sistema, afecta al rango dinámico y contraste de las imágenes construidas con múltiples haces focalizados. En general, se considera aceptable un valor $\mu \geq 16$ (ver, por ejemplo, [D. K. Peterson, G. S. Kino, "Real-time Digital Image Resconstruction: A Description of Imaging Hardware and an Analysis of Quantization Errors", IEEE Trans. Sonics Ultrasonics, 31, pp. 337-351, Jul. 1984]).

Es importante que la resolución temporal determinada por T_X sea independiente del periodo de muestreo T_S que se elige en base al criterio de Nyquist y, por tanto, se relaciona con el periodo de las señales recibidas, T_R . Cuando el muestreo se realiza en radiofrecuencia se elige, en general, $T_S \approx T_R/3$ o $T_S \approx T_R/4$ para reducir el flujo de datos a procesar y el consumo energético, esto es, la frecuencia de muestreo más baja compatible con el criterio de Nyquist. En tal caso, con $s \geq 6$ o $s \geq 4$, respectivamente, se tiene que $\mu \geq 16$. Una particularidad de las técnicas CFP y CFPV es que permiten operar a la mayor parte de la electrónica a la frecuencia de muestreo, reservándose la más elevada del reloj maestro para muy pocos elementos que realizan el ajuste del instante de muestreo.

Para un foco F , situado en la coordenada polar genérica (R, θ) y, para el elemento k del array situado en la coordenada cartesiana $(x_k, 0)$, por el teorema del coseno (Figura 1):

$$L_k(R, \theta) = \sqrt{R^2 + x_k^2 - 2Rx_k \cos \theta} \quad (2)$$

donde $L_k(R, \theta)$ representa la longitud del camino recorrido por la señal desde el foco F situado en (R, θ) al elemento k . El tiempo de vuelo de un pulso ultrasónico desde su emisión arbitrariamente elegido en el origen de coordenadas al foco F y de éste al elemento k , es:

$$T_k(R, \theta) = \frac{1}{c} \left(R + \sqrt{R^2 + x_k^2 - 2Rx_k \cos \theta} \right) \quad (3)$$

En el caso en que el origen de tiempos se sitúe en una coordenada diferente (por ejemplo, cuando el espacio inspeccionado sea iluminado desde un emisor

diferente del propio transductor receptor), el primer término de la Ecuación (3) deberá ser modificado para representar el tiempo de vuelo desde el emisor al foco F .

En general, se denomina T_{ki} al tiempo invertido por la señal correspondiente al
 5 foco F_i en alcanzar el elemento k del array. Esta notación genérica se refiere, tanto a la geometría indicada en la Figura 1, como para otras situaciones en las que los elementos del array se distribuyen de forma arbitraria, el medio de propagación no es homogéneo o los focos se sitúan en otras posiciones. No obstante, para facilitar la exposición, se mantiene la geometría de la Figura 1,
 10 el medio homogéneo con velocidad de propagación c y las posiciones de los focos se alinean formando un ángulo θ respecto al array situándose, de momento, a intervalos regulares ΔR a partir de una distancia inicial R_0 en la que se coloca el primer foco F_0 .

La variación en el instante de llegada al elemento k de señales procedentes de
 15 dos focos consecutivos F_{i-1} y F_i situados a distancias R_{i-1} y R_i del origen de coordenadas, respectivamente, está dada por la diferencia:

$$\Delta T_{ki}(R_i, \theta) = T_k(R_i, \theta) - T_k(R_i - \Delta R, \theta) \quad (4)$$

que, con ΔR suficientemente pequeño, es:

$$\Delta T_{ki}(R_i, \theta) = \Delta R \left. \frac{\partial T_k(R, \theta)}{\partial R} \right|_{R=R_i} \quad (5)$$

20 Derivando la Ecuación (3) respecto a R y sustituyendo el valor de ΔR dado por la Ecuación (1):

$$\Delta T_{ki}(R_i, \theta) = \left(1 + \frac{R_i - x_k \sin \theta}{\sqrt{R_i^2 + x_k^2 - 2R_i x_k \sin \theta}} \right) \frac{v T_X}{2} \quad (6)$$

Esta es una función monótona creciente entre $R=0$ y $R \rightarrow \infty$ e independiente de la velocidad de propagación, con los siguientes límites:

$$\lim_{R \rightarrow 0} (\Delta T_k) = \left(1 - \frac{x_k}{|x_k|} \sin \theta \right) \frac{v T_X}{2} \geq 0 \quad (7)$$

$$\lim_{R \rightarrow \infty} (\Delta T_k) = v T_X \quad (8)$$

donde, por claridad de notación, $\Delta T_k \equiv \Delta T_k(R, \theta)$. El valor $x_k/|x_k|$ de la Ecuación (7) representa el signo de x_k , mientras que θ interviene con su signo. En cualquier caso, el menor valor posible para ΔT_k es cero, independientemente de la posición del elemento k .

De este modo, los intervalos entre los instantes de muestreo que corresponden a dos focos consecutivos están limitados por los valores expresados en las Ecuaciones (7) y (8). En particular, para el caso $\theta=0$ (no se realiza deflexión), la función crece monótonamente entre $v T_X/2$ y $v T_X$ cuando la distancia a la que se sitúan los focos varía de 0 a ∞ . Cuando se reciben las señales con deflexión del haz, el rango de variación es mayor y, en un caso extremo de deflexión a 90° , entre 0 y $v T_X$.

En una posible realización, las posiciones de los focos quedan definidas por valores comprendidos en el intervalo $[0, v]$, que representan los valores incrementales dados por la Ecuación (6) en periodos de reloj maestro. En este sentido, si el número entero v puede expresarse con b bits, cada retardo incremental para cada foco y para cada elemento puede representarse con esta misma anchura, independientemente de la posición ocupada por el elemento del array, de la distancia a la que se sitúe el foco y del ángulo de deflexión. El error absoluto con el que se determina el instante de muestreo es inferior a medio periodo de reloj maestro al redondear al entero más próximo el resultado de $\Delta T_{ki}(R, \theta)/T_X$ dado por la Ecuación (6). El inconveniente de esta opción es que requiere un elevado número de bits para expresar los retardos incrementales para cada foco y elemento, con las consiguientes demandas de capacidad de memoria.

Inversamente, si se dispone de b bits para representar cada retardo incremental, el rango de valores posibles puede elegirse entre dos situaciones extremas:

$$\left(v - 2^b + 1\right)T_X \leq \Delta T_k \leq vT_X \quad (9a)$$

$$0 \leq \Delta T_k \leq (2^b - 1)T_X \quad (9b)$$

La forma (9a) resulta útil para realizar la focalización dinámica a partir de una distancia mínima R_{min} , esto es, para $R \geq R_{min}$, mientras que la forma (9b) sería preferible para focalizar dinámicamente en las regiones más próximas al array, esto es, para $R \leq R_{max}$. Entre uno y otro caso pueden darse rangos intermedios más adaptados a una aplicación particular, donde $R_{min} \leq R \leq R_{max}$.

Sin embargo, con la Técnica de Corrección Focal Progresiva se prefiere la forma (9a) que no limita la máxima distancia de validez. Para las regiones más próximas al array en las que no es posible verificar la desigualdad de la izquierda de la Ecuación (9a), la técnica propuesta proporciona una serie de alternativas que serán descritas con detalle más adelante. Así, pues, llamando en la Ecuación (9a):

$$a = 2^b - 1 \quad (10)$$

puede escribirse en forma más compacta:

$$(v - a)T_X \leq \Delta T_k \leq vT_X \quad (11)$$

La Ecuación (6) siempre verifica la desigualdad de la derecha de la Ecuación (11), de acuerdo con la Ecuación (8). Para que también verifique la de la izquierda:

$$\left(1 + \frac{R - x_k \sin \theta}{\sqrt{R^2 + x_k^2 - 2Rx_k \sin \theta}}\right) \frac{vT_X}{2} \geq (v - a)T_X \quad (12)$$

Con:

$$\sqrt{R^2 + x_k^2 - 2Rx_k \sin \theta} = (R - x_k \sin \theta) \sqrt{1 + \frac{x_k^2 \cos^2 \theta}{(R - x_k \sin \theta)^2}} \quad (13)$$

la Ecuación (12) queda como:

$$\left(1 + \frac{1}{\sqrt{1 + \frac{x_k^2 \cos^2 \theta}{(R - x_k \sin \theta)^2}}} \right) \frac{v}{2} \geq v - a \quad (14)$$

donde, haciendo los cambios de variable:

$$5 \quad z_k = x_k \cos \theta \quad r = R - x_k \sin \theta \quad (15)$$

se obtiene:

$$\left(1 + \frac{1}{\sqrt{1 + z_k^2 / r^2}} \right) \frac{v}{2} \geq v - a \quad (16)$$

Despejando r de la ecuación anterior se obtiene:

$$r \geq \frac{z_k (v - 2a)}{2\sqrt{av - a^2}} \quad v \geq 2a \quad (17)$$

10 que, deshaciendo los cambios de variable de las Ecuaciones (15) conduce a:

$$R \geq R_0(x_k, \theta) = \left| \frac{v - 2a}{2\sqrt{av - a^2}} x_k \cos \theta \right| + |x_k \sin \theta| \quad v \geq 2a \quad (18)$$

donde $|\cdot|$ representa el valor absoluto y considera el caso más desfavorable de signos relativos de x_k y θ . La ecuación (18) representa una cota superior para la distancia mínima $R_0(x_k, \theta)$ a partir de la cual los intervalos temporales para

15 muestrear la señal recibida por el elemento k con un ángulo de deflexión θ

pueden representarse con un número entero de b bits, con un error inferior a medio periodo T_X de un reloj maestro.

- Si la Ecuación (18) se verifica para todos los elementos del array a todas las distancias y ángulos de la región a inspeccionar, el retardo inicial para adquirir
5 la primera muestra, correspondiente al foco F_0 , en el canal k viene dado por:

$$T_0(x_k, \theta) = \frac{1}{c} \left(R_0 + \sqrt{R_0^2 + x_k^2 - 2R_0 x_k \sin \theta} \right) \quad (19)$$

donde $R_0 \equiv R_0(x_k, \theta)$ dado por la Ecuación (18). Obviamente la primera adquisición puede realizarse a una distancia $R_1 > R_0$, en cuyo caso el valor de $T_0(x_k, \theta)$ se calculará para este nuevo valor.

- 10 A partir de este instante, los intervalos de muestreo entre focos presentan un error acotado a medio periodo del reloj maestro, pudiendo codificarse para cada foco F_i de coordenadas (R_i, θ) en el canal k como:

$$Q_{ki} = \left\lceil \frac{\Delta T_{ki}(R_i, \theta)}{T_X} \right\rceil_{\uparrow \downarrow} \quad (20)$$

- donde $[\cdot]_{\uparrow \downarrow}$ representa la función de redondeo al entero más próximo y $\Delta T_{ki}(R_i, \theta)$ está dado por el valor de la Ecuación (6). Sustituyendo en (20) las
15 Ecuaciones (10) y (11):

$$0 \leq Q_{ki} \leq 2^b - 1 \quad (21)$$

- que indica que los intervalos de muestreo pueden codificarse con b bits, produciendo un error inferior a medio periodo de reloj maestro. El valor Q_{ki} es el
20 *código de corrección focal* que determina el número de periodos de reloj maestro que debe adelantarse la adquisición de la señal correspondiente al foco i en el canal k .

- La adquisición de un número $m > 1$ de muestras entre focos aumenta la eficiencia de memoria al compartir un único código de corrección focal de b bits
25 entre varias muestras, con una densidad de b/m bits por muestra. Si, por ejemplo, $b=1$ y $m=4$, se requieren 0'25 bits para focalizar cada muestra

adquirida. Una buena elección para reducir el error en los intervalos de muestreo consiste en distribuir uniformemente el adelanto expresado por el código de corrección focal Q_{ki} entre las m muestras. Para esto, en una realización preferida, se calculan los valores:

$$5 \quad u(j, q) = \left[j \frac{v - q}{m} \right]_{\uparrow \downarrow} \quad 1 \leq j \leq m \quad (22)$$

donde $q \equiv Q_{ik}$ representa, genéricamente, el código de corrección focal para simplificar la notación y $[\cdot]_{\uparrow \downarrow}$ es la función de redondeo. El valor de $u(j, q)$ representa el entero más próximo del número de periodos del reloj maestro entre el primer foco y la muestra j con $j=1, 2, \dots, m$, consiguiendo una
10 distribución lo más uniforme posible del adelanto q entre las m muestras.

El intervalo temporal entre un foco cualquiera con la muestra que le sigue en el orden $j=m$ es $u(m, q) = v - q$, esto es, la muestra $j=m$ se adquiere exactamente en la posición del siguiente foco, con un adelanto de q ciclos del reloj maestro respecto del intervalo nominal v entre focos, de acuerdo con lo expresado por
15 el código de corrección focal.

El intervalo entre muestras, en periodos del reloj maestro, viene dado por:

$$\begin{aligned} \Delta u(1, q) &\equiv u(1, q) & j=1, \text{ por definición} \\ \Delta u(j, q) &= u(j, q) - u(j-1, q) & 2 \leq j \leq m \end{aligned} \quad (23)$$

En el caso más habitual en el que el número de muestras entre focos es mayor o igual al máximo adelanto a aplicar entre focos, esto es, $q \leq 2^b - 1 \leq m$, al
20 hacer una distribución uniforme de q ciclos entre m muestras, el adelanto g_j asignado a la muestra j sólo puede tomar los valores 0 ó 1 respecto al intervalo nominal v/m que se da para $q=0$. Este hecho facilita la realización de la distribución uniforme del adelanto q entre un número de muestras $m \geq q$ mediante una tabla en la que se codifica con 1 bit el valor $g(j, q)$, previamente
25 calculado según:

$$g(j, q) = v / m - \Delta u(j, q) \quad 1 \leq j \leq m, \quad 0 \leq q \leq 2^b - 1 \quad (24)$$

- Para clarificar el método, considérese un ejemplo en el que $m=3$, $v=12=4 \cdot m$, $b=2$. Los posibles valores de q son 0, 1, 2 y 3 por estar codificado con 2 bits, y $v/m=4$. La Tabla I muestra los resultados que se obtienen al aplicar, con estos valores, las Ecuaciones (22), (23) y (24). Se observa que el adelanto q se distribuye uniformemente entre las muestras dentro de la resolución de 1 periodo de reloj maestro para todos los códigos de corrección focal. La densidad de la codificación en este ejemplo es de $2/3 = 0.67$ bits/muestra.

Tabla I.10 Ejemplo de distribución uniforme de q adelantos entre m muestras

	$v-q$	$u(1,q)$	$u(2,q)$	$u(3,q)$	$\Delta u(1,q)$	$\Delta u(2,q)$	$\Delta u(3,q)$	$g(1,q)$	$g(2,q)$	$g(3,q)$
$q=0$	12	4	8	12	4	4	4	0	0	0
$q=1$	11	4	7	11	4	3	4	0	1	0
$q=2$	10	3	7	10	3	4	3	1	0	1
$q=3$	9	3	6	9	3	3	3	1	1	1

- Para cada valor de q hay m valores posibles $g(j,q)$, cada uno de 1 bit. Por consiguiente, todos los adelantos individuales pueden codificarse en una memoria de $m \cdot 2^b$ palabras de 1 bit (en el ejemplo anterior, basta una memoria de 12x1 bit).

Para valores $R < R_0(x_k, \theta)$ el error absoluto del intervalo entre instantes de muestreo puede superar el valor $T_X/2$. En este caso, las técnicas CFP y CFPV pueden operar de varias formas, destacando las siguientes estrategias:

1. Activar una función de apertura dinámica en la que el elemento k no interviene hasta que se reciban señales desde una distancia igual o superior a $R_0(x_k, \theta)$. Una de las posibles realizaciones, produce para este elemento un número de muestras nulas $M_Z(k)$ equivalente a las que se producen a la salida del conformador entre el comienzo de la adquisición T_{ini} y el instante $T_0(x_k, \theta)$ dado por la Ecuación (19):

$$M_Z(k) = \left\lceil \frac{T_0(x_k, \theta) - T_{ini}}{T_S} \right\rceil \quad (25)$$

donde $[\cdot]_{\uparrow}$ representa la función de redondeo por exceso a un número entero.

5 Debe destacarse que la relación $D/\max(R_0)$, donde D es el tamaño de la apertura, determina el mínimo valor de $F\#$ que puede aplicarse con las técnicas propuestas. En un ejemplo práctico se muestra que $F\#_{min} = 1, 0'6$ y $0'4$ para valores de $b = 1, 2$ y 3 , respectivamente, muy competitivos con los proporcionados por otras técnicas.

2. Anticipar la adquisición de señal en el elemento k a una distancia $R_1 < R_0(x_k, \theta)$ elegida de forma tal que se adquiera una muestra en $R_0(x_k, \theta)$. Los instantes de muestreo anteriores a éste tendrán un cierto error superior al acotado, pero su efecto en la imagen puede ser limitado. Para ello, el instante de adquisición de la primera muestra dado por la Ecuación (19) queda modificado a:

$$15 \quad T_0^M(x_k, \theta) = T_0(x_k, \theta) - M_Z(k)T_{S1} \quad (26)$$

donde se expresa que, para el elemento k , se adquieren $M_Z(k)$ muestras anteriores a la recepción con error acotado y T_{S1} es el periodo de muestreo utilizado, constante en esta región. El valor de T_{S1} puede ser igual al periodo de muestreo de salida del conformador T_S o, preferiblemente, un valor inferior para reducir en lo posible los errores en el instante de muestreo.

3. Operar de forma mixta, donde un primer rango de distancias $[R_2, R_1)$ se cubre con apertura dinámica, otro $[R_1, R_0)$ con un error limitado como en el punto anterior y, finalmente, un tercero $[R_0, \infty)$ en el que los errores de muestreo están acotados dentro de medio periodo de reloj maestro aplicando la corrección focal progresiva.

En una realización preferida que, además resulta de aplicación general cuando la geometría del array es diferente, el medio no es homogéneo (por ejemplo,

cambios de velocidades de propagación) o los focos se distribuyen a intervalos regulares pero siguiendo una trayectoria diferente a la considerada, se utiliza un algoritmo de cálculo basado en los siguientes pasos:

ALGORITMO 1:

- 5 PASO 1: Se calculan los tiempos de propagación T_{ki} de la señal correspondiente a cada foco F_i , $i = 0, 1, 2, \dots$, hasta cada elemento k del array. El valor de T_{ki} se obtiene en cada caso al considerar la geometría del sistema y la(s) velocidad(es) de propagación.

- 10 PASO 2: Para cada elemento k , se calculan los intervalos U_{ki} entre instantes de llegada de la señal correspondiente a dos focos consecutivos, expresados en periodos del reloj maestro, como:

$$U_{ki} = \left[\frac{T_{ki} - T_{k,i-1}}{T_X} \right]_{\uparrow\downarrow} \quad i \geq 1 \quad (27)$$

- PASO 3: El valor v o intervalo nominal en periodos de reloj maestro entre focos se elige de los resultados de la ecuación anterior como:

15
$$v \geq \max(U_{ki}) \quad \forall k, i \quad (28)$$

- PASO 4: Si el número de bits disponibles para codificar las correcciones focales es b , determinar para cada canal k el índice $i = h_k$ a partir del cual:

$$v - U_{ki} \leq 2^b - 1 \quad i \geq h_k \quad (29)$$

- 20 PASO 5: Para los focos F_i con $i < h_k$, el número de muestras $M_Z(k)$, para operar con apertura dinámica o adquisición anticipada en el canal k , es:

$$M_Z(k) = (h_k - 1)m \quad (30)$$

- 25 PASO 6: Los códigos de corrección focal para cada elemento k correspondientes al foco $i \geq h_k$ se calculan como:

$$Q_{ki} = v - U_{ki} \quad i \geq h_k \quad (31)$$

que expresan el número de ciclos de reloj maestro que debe adelantarse la adquisición de la señal correspondiente al foco i en el canal k .

En otra realización preferida, durante la adquisición de señal, la distancia entre dos focos consecutivos F_{i-1} y F_i se varía en momentos seleccionados incrementando el número de muestras que se adquieren entre ellos. Esta variante se denomina *Técnica de Corrección Focal Progresiva Variable* o CFPV, en la que el número de muestras adquiridas entre dos focos consecutivos pasa de ser una constante m a una función del número de foco actual, esto es $M=m(i)$.

La Ecuación 18 indica que el valor de R_0 crece con el de v . Por su parte, el valor mínimo de v está determinado por la Ecuación 1 cuando se adquiere una muestra por foco, con un intervalo temporal entre muestras $T_s = sT_x$. Iniciando, pues la adquisición con $M=m(1)=1$ a partir de una distancia $R_0(1)$ determinada por el valor $v = s$ a la que, para todos los elementos:

$$R_0(1) \geq \left| \frac{s-2a}{2\sqrt{as-a^2}} x_k \cos\theta \right| + |x_k \sin\theta| \quad \forall k \quad (32)$$

donde $a = 2^b - 1$. La adquisición continúa manteniendo $M=m(1)=1$ hasta alcanzar cierto foco a una distancia $R=R_0(2)$ a partir de la cual se verifica, para todos los elementos:

$$R_0(2) \geq \left| \frac{2s-2a}{2\sqrt{2as-a^2}} x_k \cos\theta \right| + |x_k \sin\theta| \quad \forall k \quad (33)$$

donde comienza un tramo en el que pueden adquirirse 2 muestras por foco, esto es, $M=m(2)=2$, manteniendo el error de muestreo acotado. Cierta tiempo después, se alcanzará otro foco en $R=R_0(3)$ a partir del cual puede operarse con $M=m(3)=3$ y así sucesivamente, de forma que, genéricamente, a partir de un foco situado en $R=R_0(m)$ a partir del cual pueden adquirirse m muestras, verificándose:

$$R_0(m) \geq \left| \frac{ms - 2a}{2\sqrt{ams - a^2}} x_k \cos\theta \right| + |x_k \sin\theta| \quad \forall k \quad (34)$$

En definitiva, con la Técnica de Corrección Focal Progresiva Variable el número de muestras que se adquieren entre focos se incrementa con el tiempo, de forma que los códigos de corrección focal puedan seguir expresándose con b bits. Debe destacarse que la condición (34) debe ser verificada por todos los elementos para cada valor de m .

En una realización preferida, se asocia a cada foco F_i un campo de 1 bit, denominado *código de alejamiento focal* J_i . Cuando $J_i=0$ se mantiene el actual valor $m(i)=m(i-1)$ y, cuando $J_i=1$ se incrementa: $m(i)=m(i-1)+1$. El algoritmo 2 proporciona un posible método para el cálculo de los valores de J_i :

ALGORITMO 2:

PASO 1: En función de la distancia mínima establecida por la aplicación, R_{min} , determinar el mayor valor $m=m_0$ para el cual se verifica la Ecuación (34).

PASO 2: Inicialización: $m=m_0$. Variables auxiliares: $f=1$ (número actual de foco), $i=1$ (número actual de muestra).

PASO 3: Repetir:

a) Calcular $R_0(m)$ dado por la Ecuación (34) y el valor $\Delta R = cT_s/2$, siendo c = velocidad de propagación, T_s = periodo de muestreo.

b) Si $R_{min} + (i+m) \cdot \Delta R \geq (m+1)R_0$

{ $J_f = 1$; $m=m+1$;

en otro caso { $J_f = 0$;

c) $f=f+1$;

d) $i=i+m$;

hasta que $i \geq N_s$, siendo N_s = número de muestras a adquirir.

El número de códigos de alejamiento focal iguala al de focos para cualquier adquisición, por lo que puede realizarse fácilmente asociando a cada código de corrección focal Q_{ki} el correspondiente código de alejamiento focal $J_{ki} = J_i$ en cada canal k .

- 5 Este esquema resulta adecuado ya que, en general, las señales correspondientes a cada foco llegan a los elementos en momentos diferentes y su realización es sencilla. De este modo, la memoria de corrección focal tiene una anchura de palabra de $b+1$ bits, repartidos en dos campos: b bits para el código Q_{ki} y 1 bit para el J_i .
- 10 Una alternativa, que proporciona una mayor eficiencia, almacena en una memoria separada los códigos de alejamiento focal J_i , cuyo contenido es compartido por un conjunto de canales. Para resolver el problema de no simultaneidad en la adquisición de los focos, cada canal dispone una pequeña cola donde se introducen los códigos J_i obtenidos automáticamente de la
- 15 memoria que los almacena. Cada canal utiliza el valor de J_i en cabeza de la cola cada vez que alcanza un nuevo foco. Así, una única memoria central almacena un código J_i por foco y unos pequeños FIFOs distribuidos facilitan la asignación de estos códigos comunes a cada canal cuando lo necesita, como se expone con más detalle en la descripción del sistema.
- 20 Por otra parte, puesto que la distancia entre focos puede modificarse dinámicamente, en la mayoría de las aplicaciones prácticas basta una codificación de la corrección focal con $b=1$ bit, lo que proporciona una alta eficiencia en el uso de memoria y una simplificación de los circuitos de corrección. En particular, es inmediato realizar la distribución uniforme de 0 ó 1
- 25 periodo de reloj maestro entre m muestras.

Con lo expuesto, la Técnica de Corrección Focal Progresiva, con su opción Variable, proporciona un método que realiza la conformación dinámica de haces en recepción con una elevada resolución temporal dentro de un gran rango de distancias. Adicionalmente, carece de redundancias en la adquisición,

- 30 no requiere procesos de interpolación de muestras, permite mantener la tasa de muestreo más baja compatible con el criterio de Nyquist y, por consiguiente, tiene un bajo consumo energético. Su realización es compacta, debido tanto a

un balance adecuado entre el cálculo en tiempo real de las correcciones y el contenido de unas memorias precalculado en tiempo no real, como a que la codificación de esta información es muy eficiente.

5 Todo esto permite configurar un sistema versátil de conformación de haces en recepción con focalización dinámica, deflexión, apertura dinámica y apodización, cuyos detalles constructivos se exponen a continuación.

Descripción del sistema.

10 El sistema objeto de la presente invención se basa en la técnica de Corrección Focal Progresiva descrita anteriormente, incluyendo o no la opción Variable, y realiza la focalización dinámica con deflexión de las señales recibidas por un conjunto de transductores o *array*, incluyendo funciones de apodización y de apertura dinámica. El sistema se describirá con suficiente detalle para que pueda ser entendido y reproducido por personal con conocimientos de electrónica digital.

15 Con referencia a la Figura 2, un sistema de conformación de haces en recepción consta, en el caso más general, de un array (10) compuesto de N transductores elementales (11) o, simplemente, elementos, que reciben señales del exterior, numerados $1, 2, \dots, k, \dots, N$. Frecuentemente, estos elementos son, a su vez, emisores de señal para conformar un haz en emisión,
20 pasando a ser receptores una vez que ésta finaliza. En la figura se han omitido los dispositivos necesarios para conformar el haz en emisión.

Las señales recibidas por los diferentes elementos son acondicionadas y amplificadas por los dispositivos AAS (12), que entregan las N señales analógicas $a_1, a_2, \dots, a_k, \dots, a_N$ a otros tantos conversores analógico-digitales
25 A/D (13). Los dispositivos AAS suelen incorporar, además de la función de amplificación, otras que incluyen la compensación de la atenuación con la distancia mediante un control ganancia-tiempo, el filtrado y, en ocasiones, el desdoblamiento en las componentes en fase y cuadratura. En este último caso, cada señal analógica a_k está formado por el par (i_k, q_k) que representan,
30 respectivamente, a las componentes en fase y en cuadratura.

Una vez acondicionadas, las señales analógicas son digitalizadas por los conversores A/D. En el caso de señales en banda base con pares (i_k, q_k) pueden utilizarse dos conversores A/D por cada señal o multiplexarse un único conversor A/D entre dos señales, las muestras pares para la componente i_k y las impares para la q_k o viceversa.

Otra alternativa es la utilización de conversores $\Delta\Sigma$, con los que las señales analógicas a_k se representan mediante una secuencia continua de bits. En este caso la técnica de Corrección Focal Progresiva y sus variantes resulta especialmente útil al ajustar los instantes de muestreo a los de llegada de la señal a cada elemento con la resolución de un reloj maestro cuyo periodo se adapta, ciclo a ciclo, al requerido por tales conversores $\Delta\Sigma$ para obtener una determinada relación señal/ruido.

Las técnicas mencionadas son conocidas por los expertos en el tema y de aplicación general. Las diferencias aparecen principalmente en el dispositivo CONF (14) o conformador de haz, cuya función es la de combinar las N secuencias numéricas $e_1, e_2, \dots, e_k, \dots, e_N$ proporcionadas por los conversores A/D para crear una única secuencia de salida r que representa, en forma digital, a la señal recibida por el array focalizada, idealmente, en todos los puntos de una dirección determinada.

Cada muestra entregada por los conversores A/D es una palabra de w bits siendo, típicamente, $6 \leq w \leq 12$ para el caso de conversores de muestreo instantáneo y $1 \leq w \leq 2$ para los de tipo $\Delta\Sigma$, aunque el sistema puede operar con otras anchuras de palabra.

Es, precisamente, la forma en que el dispositivo CONF realiza la función de combinar coherentemente las N entradas e_k para generar la salida r lo que constituye el aspecto diferencial de la presente invención.

El dispositivo CONF (14) que es objeto de la presente patente, basa su funcionamiento en la técnica de Corrección Focal Progresiva que constituye uno de sus aspectos claves, aportando diversas ventajas frente a otros tipos de realizaciones.

Así, según otros métodos reseñados en la descripción que se hizo del estado del arte, cada muestra de la secuencia numérica e_k suministrada por k-ésimo conversor A/D es sometida a un proceso de retardo como indica la Figura 3. Cada elemento se asocia a un canal de procesamiento individual (21). El contenido de una memoria de focalización dinámica (25) es utilizado por un dispositivo de control (24) para generar señales que producen un retardo grueso (22) y otro fino (23). El retardo grueso tiene, típicamente, la resolución de un periodo del reloj de muestreo y el retardo fino una fracción del mismo. Estos retardos se obtienen con diversos métodos que han sido descritos en la literatura especializada y son bien conocidos.

El contenido de la memoria de focalización dinámica (25) es tal que, para cada muestra y para cada canal, los retardos introducidos alinean en el tiempo las salidas f_1, f_2, \dots, f_N que corresponden a los focos sucesivos F_1, F_2, \dots, F_N . Estas señales son sumadas en (20) para obtener la secuencia r focalizada dinámicamente.

La mayor ventaja de estas técnicas reside en que sólo es necesario un reloj de muestreo, común a todos los canales. Pero adolece de diversos inconvenientes derivados de la necesidad de realizar procesos de interpolación para obtener una suficiente resolución temporal en los retardos introducidos a las señales, con el consiguiente aumento de complejidad electrónica y la posibilidad de introducir errores. Además, requieren una considerable cantidad de memoria para representar los retardos grueso y fino.

El sistema objeto de la presente invención opera de una forma diferente, muestreando directamente las señales en el instante en que llegan a cada uno de los elementos del array, procedentes de cada uno de los focos situados a lo largo de una dirección determinada. Al evitar la introducción de retardos a las señales, se hacen innecesarios los procesos de interpolación, eludiendo posibles errores y eliminando los circuitos electrónicos correspondientes. Asimismo, sólo se adquieren las muestras necesarias para realizar la composición coherente, eliminando redundancias.

En principio, el coste del método objeto de esta patente es que cada conversor A/D debe operar con un reloj de muestreo diferente, de frecuencia no uniforme.

Como se demuestra con la descripción que sigue, la realización de esta característica es sencilla a partir de la metodología enunciada como técnica de Corrección Focal Progresiva, con la opción Variable, pudiendo integrarse múltiples canales en un único dispositivo tipo FPGA estándar y comercialmente disponible.

Con referencia de nuevo a la Figura 2, el método propuesto requiere que el dispositivo de conformación de haz CONF (14), proporcione un reloj de muestreo independiente y de frecuencia no uniforme $CK_1, CK_2, \dots, CK_k, \dots, CK_N$ a cada conversor A/D (13), de forma que se adquieran las señales analógicas $a_1, a_2, \dots, a_k, \dots, a_N$ proporcionadas por los acondicionadores de señal AAS (12) en los instantes que corresponden a los de su llegada desde cada foco a cada elemento (11) del array (10). Las muestras obtenidas por los N conversores A/D (13) son procesadas para obtener su suma coherente, es decir, un valor de salida r que es la suma de las N muestras correspondientes a la señal recibida de un mismo foco por los N elementos del array.

En la presente invención, esta metodología se aplica en forma modular, asociando un canal de procesamiento a cada elemento del array. La Figura 4 muestra la estructura de uno de los canales (30) que procesa la señal recibida por el elemento k (11) del array. La estructura de todos los canales es idéntica a la mostrada.

Como en otros casos, la señal es amplificada y acondicionada por el dispositivo AAS (12) por métodos conocidos, que incluyen dispositivos electrónicos para amplificar, filtrar y manipular de forma analógica la señal. A la salida del AAS se obtiene la señal a_k que es digitalizada por el conversor A/D (13). Las muestras son adquiridas en los instantes definidos por un generador de reloj (70) que produce una secuencia de pulsos CK_k no uniformemente espaciados, cuya descripción detallada se realiza posteriormente. El generador de reloj es habilitado por la señal HFD generada en el dispositivo HFOC (80) que marca los instantes en los que el canal comienza y termina la adquisición de señal con focalización dinámica.

La función del generador de reloj es la de garantizar que los instantes de muestreo determinados por CK_k corresponden a los de la llegada de la señal

desde cada uno de los focos al elemento k , y opera según los principios descritos anteriormente como Técnica de Corrección Focal Progresiva, con su posible opción Variable.

- Con esto, la secuencia de muestras e_k obtenida a la salida del conversor A/D
- 5 corresponde, precisamente, a los valores ordenados de la señal recibida por el elemento k procedente de cada uno de los focos. Estos valores son procesados por un bloque de apodización y apertura dinámica APD (60), que permiten mejorar las características del haz y que produce la secuencia f_k . Al existir una correspondencia 1:1 de las muestras e_k a las f_k , esta secuencia
- 10 también está ordenada con referencia a los instantes de llegada de la señal al elemento k desde cada foco. Los sucesivos valores de f_k se almacenan transitoriamente en una cola o memoria FIFO que absorbe la diferencia en los instantes en que se producen muestras correspondientes a un mismo foco en diferentes canales.
- 15 Elemento clave es, pues, el generador de reloj de muestreo (70), que produce la señal de digitalización CK_k del k -ésimo conversor A/D, de forma que las muestras obtenidas correspondan a los valores de la señal recibida por el elemento k desde cada uno de los focos. La Figura 5 muestra el diagrama de principio de una de las realizaciones preferidas del generador del reloj CK_k ,
- 20 cuyo funcionamiento se basa en el método descrito anteriormente como Técnica de Corrección Focal Progresiva, para el caso en que las correcciones focales se codifican con $b=1$ bit.

- El circuito mostrado en la Figura 5 contiene sólo los elementos básicos omitiéndose otros dispositivos auxiliares, que son necesarios para el correcto
- 25 funcionamiento, en favor de una mayor claridad de exposición. Tiene un registro REG-A (71a) en el que se carga un valor relacionado con el parámetro v o intervalo nominal entre focos en periodos del reloj maestro. Su salida V consta de múltiples líneas que determinan el número de etapas que componen el registro de desplazamiento de longitud programable SHR-A (72). Este
- 30 dispositivo obtiene una salida p que es una versión retrasada una cantidad de V periodos de reloj c de su entrada CK_k . Éste y otros dispositivos en el esquema mostrado operan sincronamente con el reloj maestro c de periodo T_X .

La señal de entrada *HFD* habilita la operación del registro de desplazamiento (72) y del flip-flop (77), de forma que estos dispositivos mantienen su estado actual independientemente del valor a su entrada cuando *HFD*=0. Cuando *HFD*=1, se habilita la focalización dinámica, interrumpiéndose cuando *HFD* retorna a cero. Esta señal se genera en el dispositivo HFOC (80), Fig. 4.

La señal *p* es, a su vez, retrasada 1 periodo de reloj maestro mediante el flip-flop FFA (73), produciendo la señal *pr*. El multiplexor MUX (74) proporciona una salida *s* que es, bien la señal *p* producida por el registro de desplazamiento o su versión retrasada *pr*, en función del estado de la línea de selección *Q*:

$$s=p \text{ si } Q=0; \quad s=pr \text{ si } Q=1 \quad (35)$$

El estado del selector *Q* lo determina el contenido de una memoria MEM (75) en la dirección *F* proporcionada por el contador CNT (76). En el caso actual, *Q* es una simple línea (1 bit).

La memoria se carga previamente, mediante circuitos no mostrados, con los códigos de corrección focal Q_{ki} , donde *k* es el número del canal actual y *i* es el número de orden del foco, con $i \geq 1$. Los circuitos para la adquisición de señal en el primer foco ($i=0$), que se describen posteriormente, determinan la activación de la señal *HFD*.

La salida del multiplexor (74) se registra en el flip-flop FFB (77), cuya salida CK_k es el reloj de muestreo del conversor A/D del canal actual *k* (13), Figura 4, acciona al contador CNT (76) y es la entrada del registro de desplazamiento SHR-A (72).

Para su funcionamiento, el registro de desplazamiento SHR-A (72) se inicializa a '0', el flip-flop FFA (73) a '0', el flip-flop FFB (77) a '1' y el contador (76) con la dirección de memoria donde se almacena el código de la corrección focal correspondiente al foco F_1 ($i=1$). Los circuitos auxiliares para establecer estos estados iniciales se omiten en la figura. Así, los valores iniciales de las diferentes señales son: $CK_k=1$, $p=0$, $pr=0$ y $s=0$ (independientemente del estado de *Q*).

A partir de este estado inicial, en el ciclo de reloj maestro *c* que sigue a la activación de la señal *HFD*=1, se pone $CK_k=0$ al encontrarse en este estado la

entrada s del flip-flop FFB (77) y el reloj habilitado por su entrada ce . Durante los V primeros periodos del reloj c se mantienen las señales $p=0$ y $pr=0$. En el ciclo siguiente se pone $p=1$, reflejando que el valor inicial $CK_k=1$ se ha propagado por el registro de desplazamiento (72), pero todavía se mantiene $pr=0$. En este mismo ciclo, si $Q=0$, es $s=pr=0$, pero si $Q=1$, es $s=p=1$. Por consiguiente, en el siguiente ciclo, la salida $CK_k=1$ sólo si $Q=1$; también en este ciclo se pone $pr=1$ por lo que, si $Q=0$ se pondrá la salida $CK_k=1$ en el ciclo siguiente. Una vez que se hace $CK_k=1$ el proceso se repite.

Por consiguiente, el número de ciclos n que transcurren desde el anterior valor $CK_k=1$ y el próximo lo determina el valor Q de la siguiente forma:

$$\text{Si } Q=0: \quad n=V+1$$

$$\text{Si } Q=1: \quad n=V+2 \quad (36)$$

Acorde con la Ecuación (20), cuando $Q=0$ el número de ciclos entre focos es $n = v$ y, cuando $Q=1$, debe ser $n = v-1$. Con esto:

$$V = v - 2 \quad (37)$$

que indica el valor inicial a cargar en el registro REG-A (71a) en función de la distancia nominal entre focos v expresada en periodos del reloj maestro.

Cada vez que se produce un reloj de muestreo ($CK_k=1$), se incrementa la dirección F proporcionada por el contador CNT (76), con lo que la memoria MEM (75) coloca en su salida el código correspondiente a la corrección focal a aplicar en el siguiente foco.

Se observa que el conjunto FFA (73)-MUX (74)-FFB (77) configuran un registro de desplazamiento de longitud variable según el código Q , que puede utilizarse como base para las realizaciones descritas a continuación, aunque hay alternativas más eficientes. Así, la Figura 6 muestra un esquema de otra realización preferida que no limita el número de bits con el que se representan los códigos de corrección focal Q . En este caso el conjunto FFA-MUX-FFB anterior se ha sustituido por un registro de desplazamiento SHRB (78) cuya longitud programable la determina el complemento del código de corrección focal Q obtenido mediante los inversores (75a) que producen las salidas NQ .

En este caso el intervalo entre los instantes de muestreo en dos focos consecutivos en el canal actual se determina por el valor multibit Q entregado por la memoria (75). Aquí el registro de desplazamiento SHRB (78) se inicializa a '1'.

- 5 El funcionamiento es, por lo demás, análogo al caso anterior con la salvedad de que el número de ciclos está determinado por los valores V y NQ según:

$$n = V + NQ \quad (38)$$

- 10 Teniendo en cuenta que $NQ = 2^b - 1 - Q$, el valor inicial a cargar en el registro REG-A (71a) en función del intervalo nominal entre focos en periodos del reloj maestro es:

$$V = v - 2^b + 1 \quad (39)$$

- 15 En una realización práctica, los inversores (75a) son innecesarios si en la memoria de códigos de corrección focal (75), se almacenan los valores complementarios NQ en lugar de los de Q , manteniéndose en la descripción por coherencia en la notación. Asimismo, en las realizaciones prácticas de los circuitos mostrados en las Figuras 5 y 6 se incluye, además, lógica auxiliar que evita la situación en la que todas las salidas están en estado '0' de la que, evidentemente, no saldrían los circuitos.

- 20 La lógica descrita permite focalizar cada una de las muestras adquiridas. Cuando se prefiera realizar una corrección focal periódica, compartiendo un mismo código de corrección focal Q cada m muestras, los circuitos anteriores se modifican como indica la Figura 7. El valor de m se carga en un registro RCM (71b) y el valor almacenado M es utilizado por una lógica de control CTRL (90) junto con el valor Q del código de corrección focal entregado por la memoria (75) para generar las señales ng y cef . La primera controla la longitud del registro de desplazamiento SHRB (78) haciéndola igual a $ng+1$, mientras que cef habilita al contador CNT (76) que proporciona la dirección F a la memoria de corrección focal (75).

- 30 El registro de desplazamiento SHRA (72) es de longitud programable en función del valor V programado en el registro REG-A (71a), con un número de

etapas igual a $V+1$. El registro de desplazamiento SHRB (78) es también de longitud programable con un número de etapas igual a $ng+1$.

El número de periodos de reloj maestro que median entre dos ciclos consecutivos CK_k es igual al número de etapas interpuestas entre la entrada de SHRA (72) y la salida de SHRB (78) que, acorde con lo anterior, es:

$$n = V + ng + 2 \quad (40)$$

Programando en el registro REG-A (71a) un valor

$$V = v / m - 3 \quad (41)$$

donde v/m representa el intervalo nominal entre muestras en periodos del reloj maestro, la Ecuación (40) queda como:

$$n = v / m + ng - 1 \quad (42)$$

La lógica de control CTRL (90), mostrada en detalle en la Figura 7, controla el intervalo n mediante la señal ng , distribuyendo uniformemente el adelanto de periodos de reloj maestro Q entre las m muestras que se adquieren entre dos focos consecutivos.

Para ello, el contenido CM de un contador módulo m , CMOD (91), que se actualiza con cada reloj CK_k por su entrada de habilitación ce , proporciona parte de la dirección DM de la memoria MDM (92). La otra parte de la dirección es el código de corrección focal Q . La dirección proporcionada a la memoria MDM es:

$$DM(j, Q) = (j - 1) \cdot 2^b + Q \quad (43)$$

donde $j = CM + 1$ indica el número de orden de la muestra actual. Programando, en tiempo no real, el contenido de las direcciones $DM(j, Q)$ de la memoria MDM con los valores $g(j, Q)$ que resultan de aplicar las Ecuaciones (22) a (24), la salida g representa el adelanto individual a aplicar a cada una de las muestras durante la adquisición. El inversor (93) obtiene la señal ng , complementaria de la g , de modo que, conforme a la Ecuación (42):

$$Si \ g=0 \Rightarrow ng=1 \Rightarrow n = v/m$$

$$\text{Si } g=1 \Rightarrow ng=0 \Rightarrow n = v/m - 1 \quad (44)$$

con lo que se produce un adelanto de 1 ciclo de reloj cuando $g(j,Q) = 1$ y se mantiene el intervalo nominal v/m cuando $g(j,Q) = 0$, tal y como quedó descrito en el método de Corrección Focal Progresiva.

- 5 Por su parte, cada vez que el contador CMOD (91) rebosa (esto es, conmuta del valor $m-1$ a 0), se produce un pulso cef que habilita el incremento del contador de focos CNT (76), proporcionando una nueva dirección $F+1$ a la memoria MEM (75). Así, el proceso se repite con un nuevo valor de Q suministrado por la memoria MEM (75) con el contenido de la nueva dirección.
- 10 Deben hacerse algunas observaciones adicionales. La primera es que, evidentemente, los inversores (93) se eliminan si en la memoria se programan los valores complementarios de los $g(j,Q)$ dados por la Ecuación (24). Otra es que la memoria MDM (92) es de pequeño tamaño; por ejemplo, una memoria de 256×1 bits puede servir para valores $m \leq 64$ con $b=2$, o para $m \leq 32$ con $b=3$.
- 15 A partir de este esquema se deriva la variante denominada como técnica de Corrección Focal Progresiva Variable. Para ello, el registro RCM (71b) se sustituye por un contador, de forma que el número de muestras m entre focos puede irse incrementando en el tiempo a partir de un valor mínimo inicial m_1 que, típicamente, puede ser igual a 1.
- 20 Tal y como fue descrito, según la Ecuación (18), la distancia mínima R_0 a partir de la cual el error absoluto del instante de muestreo se mantiene acotado en $\pm T_X/2$ crece con el valor del intervalo entre focos v , expresado en periodos T_X del reloj maestro. Al reducir la distancia entre focos en la región más próxima al array mediante la programación de un valor bajo para m_1 , disminuye el valor de
- 25 R_0 . Los instantes en que se incrementa el contador RCM (71b) vienen determinados por los instantes en que las señales proceden de focos situados a suficiente distancia como para que pueda adquirirse una muestra más entre focos en todos los canales. El número de orden de los focos en que esto ocurre se calcula en tiempo no real y se codifican en una tabla común a todos los
- 30 canales, a un subconjunto de canales o a un canal individual, estableciendo un balance entre eficiencia de uso de memoria y modularidad.

En una realización preferida y, en tiempo de adquisición, los focos en los que se incrementa el contador RCM (71b) se determinan por el valor de un código de alejamiento focal J_i expresado con 1 bit, con $i = 1, 2, \dots$ asociado a cada foco: el valor actual de m contenido en el contador RCM (71b) se incrementa si $J_i = 1$, manteniendo su valor actual si $J_i = 0$ hasta el siguiente foco, donde se repite este proceso. El incremento de RCM sólo se habilita, por consiguiente, cuando se produce el reloj de muestreo para adquirir la señal correspondiente a un foco.

En una realización particular, la memoria de corrección focal (75) proporciona dos campos: uno, $J_{ki} = J_i$ de un bit, indica si se incrementa el contador RCM (71b) en este foco y, el otro Q_{ki} de b bits, el adelanto a distribuir entre las m muestras actuales. En la figura se muestra la señal $J=J_i$ con una línea de trazos. En este caso, preferentemente, se utilizan códigos de corrección focal Q_{ki} con $b=1$ bit, puesto que puede controlarse de forma separada la distancia entre focos controlando el número de muestras m intercaladas. En tal caso, la distribución de los adelantos expresados por Q_{ki} son de 0 ó 1 ciclo de reloj maestro, realizándose en la muestra cuyo orden es la mitad del contenido de RCM (71b), aunque son posibles otras alternativas más simples con poca incidencia en la calidad de la imagen.

Sin embargo, para mejorar la eficiencia, en otra realización alternativa que también se muestra en la Figura 7, los códigos de alejamiento focal J_i proceden de una memoria separada (MJ (59), Figura 10) cuya salida es compartida por múltiples canales por la entrada J a una cola FIFO local (79). En tiempo de adquisición, se realiza una lectura de un nuevo código de alejamiento focal J_i en la memoria global MJ (59) de la Figura 10, cuando alguno de los canales a los que sirve detecta que su FIFO local (79) está vacío. El código J_i suministrado se escribe simultáneamente en todos los FIFOs locales (79) para ser utilizados por cada canal cuando adquieren señal de un nuevo foco, esto es, se activa su señal cef . En este momento, el valor en cabeza de la cola J_c se utiliza para incrementar o no el valor de m contenido en el contador RCM (71b).

Debe destacarse que las colas FIFO locales (79) son de pequeño tamaño, típicamente inferiores a 16x1 bit porque sólo ha de almacenar un número de códigos de 1 bit equivalente a la máxima diferencia de focos adquiridos en diferentes canales dentro de un mismo módulo. De este modo, con esta
 5 alternativa se consumen menos recursos que con la anterior en la que los códigos de alejamiento focal J_i se almacenaban en la memoria de corrección focal (75) de cada uno de los canales.

Con la Técnica de Corrección Focal Progresiva y Variable la utilización de códigos de corrección focal se hace más eficiente, distribuyéndose entre un
 10 número bajo de muestras al principio de la adquisición (en el límite, 1 bit por muestra) y entre un número mayor de muestras conforme la distancia de los focos al array aumenta (una fracción decreciente de un bit por muestra).

Por otra parte, es preciso determinar con precisión el instante en el que se
 15 adquieren las muestras que corresponden al primer foco, de coordenadas (R_0, θ) , a partir del cual opera la corrección focal según la metodología descrita. Este instante está determinado por la Ecuación (19) para la geometría de la Figura 1. Debe hacerse la observación que el foco inicial puede situarse a una distancia mayor en función de las necesidades de la aplicación. También se
 20 tendrá en cuenta la utilización o no del un número variable de muestras entre focos para determinar este valor inicial.

Esta función se realiza en el bloque HFOC (80) de la Figura 4, expuesto con más detalle en la Figura 8. Una realización utiliza, simplemente, un contador accionado por el reloj maestro que se carga inicialmente con el valor $N_A(k)$:

$$25 \quad N_A(k) = \left\lceil \frac{T_0(k)}{T_x} \right\rceil_{\uparrow\downarrow} \quad (45)$$

donde $T_0(k)$ representa el intervalo entre el origen de tiempos hasta que la señal correspondiente al foco F_0 llega al elemento k , determinado por la geometría y las velocidades de propagación, o como expresa la Ecuación (19) para la configuración de la Figura 1.

Las señales que corresponden al primer foco F_0 se adquieren, en el canal k , cuando rebosa este contador, habilitando, a partir de este momento, la actuación de los circuitos de corrección focal progresiva. El error absoluto del instante de adquisición de este primer foco es inferior a medio periodo de reloj maestro en todos los canales. Sin embargo, para mantener esta resolución temporal, este contador debe ser accionado a la frecuencia del reloj maestro, normalmente elevada y muy superior a la de muestreo.

Para evitar este inconveniente, una realización preferida, descompone el contador de ciclos N_A en dos partes, como se muestra en la Figura 8, de forma que (omitiendo el índice de canal k):

$$N_A = K \cdot N_{A1} + N_{A2} + 1 \quad (46)$$

con K , N_{A1} y N_{A2} enteros. El valor N_{A1} se carga en el contador CNT-A (82) mediante la señal lda . Cuando se habilita su funcionamiento mediante la activación de la señal cea , se acciona el contador con un reloj cb cuya frecuencia es K veces inferior a la del reloj maestro, c , evitando las dificultades mencionadas.

Tras N_{A1} ciclos cb , equivalentes a $K \cdot N_{A1}$ periodos T_X , el contador alcanza el valor terminal que alza la señal $tca=1$. En el siguiente ciclo de reloj cb se activa el flip-flop FF tipo RS (83), colocando la señal $aj=1$. Este valor se propaga por el registro de desplazamiento SHRG (84) cuya longitud la establece el valor programado para N_{A2} , accionado por el reloj maestro c . Transcurridos $N_{A2} + 1$ periodos de reloj maestro, el valor $aj=1$ alcanza la salida del registro de desplazamiento, con lo que la salida pasa a $HFD=1$, habilitando a los circuitos de focalización dinámica una vez transcurridos N_A periodos de reloj maestro, como indica la Ecuación (46). De este modo, sólo el registro de desplazamiento SHRG (84) debe operar a la elevada frecuencia del reloj maestro.

Tal estado permanece estable hasta que se haya realizado un número N_F de correcciones focales, programado en el contador CNT-F (86). Cada corrección focal es indicada por la señal de entrada cef , que proporciona la lógica de control CTRL (90) de la Figura 7 cuando se toman múltiples muestras entre focos, o es el reloj de muestreo CK_k si sólo se adquiere señal en los focos (Figuras 5 y 6).

Cuando CNT-F alcanza la cuenta terminal, se alza la señal $tcf=1$, provocando la puesta a cero del flip-flop FF (84) por su entrada R . Al realizarse la función AND (81), la señal HFD retorna a 0, finalizando el proceso de corrección focal progresiva.

- 5 No obstante, la adquisición de señales puede continuar con periodo de muestreo constante e igual al nominal v/m hasta completar el número de muestras a adquirir, N_s , programado en el contador CNT-S (88). El rebosamiento de este valor activa la señal FIN que termina por completo la adquisición de señal en este canal.
- 10 Es importante observar que, finalizado el proceso de corrección focal progresiva al hacerse $HFD=0$, la dirección F de la memoria de códigos de corrección focal (75) queda congelada en el último valor alcanzado por el contador (76) de las figuras 5, 6 y 7, lo que posibilita iniciar automáticamente la siguiente adquisición con los valores de corrección focal almacenados a
- 15 continuación, haciendo innecesario programar un nuevo valor inicial de F . De este modo es posible operar con diversas estrategias, como por ejemplo:
 - a) Generación de imagen sectorial, donde cada adquisición se realiza con un ángulo de deflexión diferente. Los códigos de corrección focal que corresponden a los ángulos de deflexión sucesivos se almacenan
 - 20 secuencialmente en memoria, evitando tener que programar la dirección inicial F de la memoria de códigos de corrección focal antes de cada adquisición. A diferencia de otras técnicas, ésta permite mantener el error de muestreo acotado y constante para todos los ángulos de deflexión y a todas las distancias.
 - 25 b) Realización de barrido lineal u otras formas de adquisición donde una subapertura activa compuesta por un subconjunto de los elementos del array, cambia en cada adquisición, eliminando ciertos elementos e introduciendo otros. Análogamente, los códigos de corrección focal que corresponden a las configuraciones sucesivas se almacenan secuencialmente en memoria,
 - 30 evitando tener que cargar la dirección inicial F de la memoria de códigos de corrección focal antes de cada adquisición.

c) Estrategias mixtas, en las que se adquiere señal de múltiples direcciones utilizando los mismos códigos de corrección focal y diferentes valores $N_A(k)$ para diferentes direcciones con los que se adquiere el primer foco. En este caso, el valor de la dirección inicial debe restablecerse con anterioridad a la adquisición.

El dispositivo APD (60), Figura 4, realiza las funciones de apodización y apertura dinámica. La apodización, que consiste en multiplicar la señal recibida en cada canal por un número real positivo A_k comprendido entre 0 y 1, mejora las características del haz conformado y el contraste en la imagen al reducir los lóbulos laterales. La apertura dinámica permite mantener una resolución lateral constante operando con un número F# constante, que requiere que el tamaño de la apertura activa aumente progresivamente en el tiempo. Además, la apertura dinámica facilita la aplicación de la técnica de Corrección Focal Progresiva en las regiones más próximas al transductor.

La Figura 9 muestra un diagrama de bloques del dispositivo APD (60). Para la función de apodización utiliza un multiplicador MULT (61) que obtiene el producto de cada uno de los valores de la secuencia e_k por el coeficiente A_k de apodización asignado al canal k . En una realización preferente, este coeficiente es un número entero sin signo de a bits. Si los valores e_k se expresan con w bits, de los $a+w$ bits que componen el producto se mantienen los w bits más significativos con redondeo en función del valor del primer bit ignorado y el signo de e_k , incluyéndose la lógica correspondiente en el propio dispositivo MULT (61) para obtener la salida h_k . La función realizada es:

$$h_k = \left[\frac{A_k}{2^a} e_k \right]_{\uparrow\downarrow} \quad (47)$$

Debe hacerse la observación de que la función de apodización puede habilitarse o no con sencillos circuitos de control no mostrados en la figura 9. Básicamente, la salida h_k es la entrada e_k si la función de apodización está inhabilitada, respondiendo a la Ecuación (47) en otro caso, función que se realiza con un simple multiplexor gobernado por la señal de habilitación de la apodización.

Para la función de apertura dinámica, se dispone un contador binario CNZ (62) que se carga inicialmente con el valor $MZ(k)$ o número de muestras nulas expresado por la Ecuación (25) para el canal k . Este contador se acciona con un reloj cuya frecuencia es la nominal de muestreo, cs . Su operación se habilita con la activación de la señal $HFD=1$ que inicia el proceso de focalización dinámica y es proporcionada por el dispositivo HFOC (80), Figuras 4 y 8. Por su parte, la señal $HFD=1$ actúa sobre la señal S del flip-flop FF (64) poniendo la señal $z=1$ que selecciona la entrada nula (63) al multiplexor MUX (65).

En este estado, se inicia la adquisición y procesamiento de señales en todos los canales. En aquellos en los que el contador CNZ (62) no haya alcanzado la cuenta terminal (señal tc), las muestras de salida en f_k serán de valor nulo, por lo que el sistema opera como si el elemento asociado no estuviera activo. Tras MZ ciclos del reloj de muestreo, durante los que se han producido otras tantas muestras nulas sobre f_k , se alza la señal $tc=1$ que pone a cero el flip-flop FF (64) y habilita la salida de los valores h_k obtenidos por el multiplicador (61). De este modo se proporciona un número programable de muestras nulas al comienzo de cada adquisición en cada canal, lo que permite programar las características de la apertura dinámica. La secuencia f_k es:

$$f_k = \{0, 0, \dots, 0, A_k e_k(NZ+1), A_k e_k(NZ+2), \dots\} \quad (45)$$

donde $e_k(i)$ es la muestra i de la secuencia e_k y que, por consiguiente, se corresponde con la muestra i de cualquier otra secuencia. De este modo se mantiene el orden para realizar posteriormente la composición coherente de todas las señales, sean o no nulas.

Otro de los aspectos importantes de la presente invención es su capacidad de realización modular, cuyo concepto se muestra en la Figura 10. Una realización preferente agrupa en un módulo (50) todas las funciones de procesamiento de señal para un subconjunto de $P \cdot S$ elementos del array, así como otras funciones de control global. En particular, un módulo incluye la memoria MJ (59) que proporciona los códigos de alejamiento focal J , junto con los circuitos necesarios para su lectura y carga inicial. Además, cada módulo (50) contiene

S submódulos (40), donde cada submódulo procesa las señales de P elementos, y un combinador (55) que permite enlazar múltiples módulos en cadena.

Internamente, los S submódulos (40) que conforman un módulo, se encadenan
5 para realizar la composición coherente de los P - S canales en cascada a través de los FIFOs (52). Esta estructura facilita la operación en paralelo de todos los canales de procesamiento digital, donde los FIFOs compensan automáticamente las diferencias en los instantes de adquisición de señal en los diferentes canales.

10 Para ello, cada uno de los elementos (11) del array (10) proporciona la señal recibida a uno de los P procesadores elementales, PE, (30) integrados en un submódulo (40). Cada procesador elemental PE realiza el acondicionamiento de señal y digitalización en el instante de llegada de la señal al elemento que le corresponde, siguiendo la metodología descrita anteriormente, e incluye los
15 dispositivos que fueron mostrados con detalle en las Figuras 4 a 8.

Cada PE proporciona a su salida una secuencia ordenada de valores correspondientes a las señales recibidas por el elemento asociado desde cada uno de los focos o muestras intercaladas. Estas salidas se suman (41) para realizar la composición coherente de las P señales que corresponden a un
20 submódulo.

Por su parte, el dispositivo (42) suma los resultados obtenidos localmente en el submódulo con los que le haya colocado el precedente en su cola FIFO (52). De este modo, a la salida de cada submódulo se obtiene una secuencia ordenada que corresponde a las señales focalizadas de sus P elementos más
25 los de los submódulos que le preceden en la cadena, en el orden de llegada de señales desde cada foco. El primer submódulo de la cadena recibe un valor '0' (51) en sustitución del FIFO (52), considerando que no existe un submódulo precedente.

A su vez, el combinador (55) suma en (58) los resultados obtenidos por este
30 módulo y que se almacenan en el FIFO (56) con los que el módulo anterior ha colocado en la cola FIFO (57). Como en ambos casos los resultados son

secuencias ordenadas de valores correspondientes a focos sucesivos, la secuencia de salida del sumador refleja este mismo orden. El encadenamiento de L módulos (50), cada uno de ellos con S submódulos (40) con P procesadores elementales en cada submódulo proporciona un sistema de focalización dinámica con la técnica de Corrección Focal Distribuida para $N=L \cdot S \cdot P$ elementos.

Es, por tanto, una estructura que presenta diversas ventajas:

- Es modular, facilitando el desarrollo de circuitos y mayor flexibilidad de aplicación.
- Procesa en paralelo, lo que permite alcanzar elevadas tasas de cálculo.
- Tiene una capacidad ilimitada de expansión desde el punto de vista lógico.

La Figura 11 muestra una de las posibles realizaciones del sumador (41) integrado en un submódulo (40). Este sumador recibe las P secuencias e_1 a e_P correspondientes a los valores de las muestras adquiridas por los P conversores A/D pertenecientes al sub-módulo. En el caso mostrado en la figura es $P=8$, siendo la estructura generalizable a cualquier otro valor, preferiblemente potencia de 2.

Las muestras que corresponden a cada foco en las secuencias e_1 a e_P se obtienen en forma ordenada, esto es, la primera muestra obtenida por los P conversores A/D corresponde al primer foco, la siguiente al segundo foco y así sucesivamente. Este razonamiento es extensivo aplicado a las muestras obtenidas entre focos, con o sin la opción de Corrección Focal Progresiva Variable. Sin embargo, los instantes de muestreo no son simultáneos en todos los canales, sino que es posible que un canal adquiriera varias muestras sucesivas mientras que otros esperan a que las señales correspondientes lleguen al elemento asociado.

Este desfase se corrige automáticamente con las memorias FIFOs distribuidas (43), (45) y (47) junto con los sumadores (44), (46) y (48). El FIFO (49) realiza la misma función pero con referencia a las secuencias de muestras de dos submódulos.

Los FIFOs se asocian en parejas, cuyas salidas se suman cuando ambos disponen de, al menos, una muestra almacenada. Esta situación se detecta con un sencillo circuito de control que ejecuta una lectura simultánea en ambos FIFOs cuando no están vacíos y escribe el resultado obtenido por el sumador correspondiente en el FIFO conectado a su salida. Cada lectura libera una posición de memoria en los FIFOs, que puede ser ocupada con la escritura de una nueva muestra. Cada escritura ocupa una nueva posición de memoria en el FIFO correspondiente. Las lecturas en los FIFOs asociados son simultáneas, pero no así las escrituras que dependen de los instantes de muestreo en los respectivos conversores A/D, a su vez derivados del instante de llegada de la señal desde cada foco al elemento.

La capacidad H de cada FIFO (43) debe ser suficiente para almacenar las muestras adquiridas hasta que se disponga de una muestra en el canal asociado, en cuyo momento opera el sumador (44), liberando la posición ocupada por las muestras correspondientes y transfiriendo el resultado de la suma al FIFO (45).

Análogamente, los FIFOs (45) deben tener una capacidad $2 \cdot H$, los FIFOs (47) una capacidad $4 \cdot H$, y así sucesivamente. De este modo, la cantidad de memoria distribuida en forma de FIFOs requerida por un submódulo con P entradas es:

$$H \cdot P + 2 \cdot H \cdot P / 2 + 4 \cdot H \cdot P / 4 + \dots = H \cdot P \cdot \log_2 P \quad (49)$$

En el caso en que se utilizara un único FIFO por cada canal, su capacidad debería ser de $H \cdot (P-1)$ posiciones, con lo que el total de memoria requerida sería $H \cdot P \cdot (P-1)$. Así, por ejemplo, si $H=16$ y $P=8$, según el método preferido cuya estructura se muestra en la Figura 6 se requieren 384 posiciones de memoria distribuida, mientras que en el caso de utilizar un único FIFO por cada canal serían necesarias 896 posiciones.

El FIFO (49), por su parte, almacena transitoriamente los resultados obtenidos por el submódulo actual hasta que el sumador (42) de la Figura 10 pueda liberar una posición cuando el FIFO (52) disponga de un dato correspondiente, entregando en tal caso el resultado al submódulo siguiente.

Breve descripción del contenido de las figuras.

La Figura 1 muestra la geometría utilizada como ejemplo, con un array compuesto por N elementos numerados $1, 2, 3, \dots, k, \dots, N-1$ y N , sobre el eje x . Los focos se sitúan a intervalos ΔR a partir de una distancia mínima R_0 . Se muestra el segmento entre un foco situado en coordenadas polares (R, θ) y el elemento k del array situado en coordenadas cartesianas $(x_k, 0)$, cuya longitud es $L_k(R, \theta)$.

La Figura 2 muestra la estructura general de un sistema de conformación digital de haces en recepción genérico. Se compone de un array (10) con N elementos (11) y un canal de procesamiento de señal por cada elemento. Cada canal contiene circuitos de amplificación y acondicionamiento de señal AAS (12) y un digitalizador A/D (13). Las salidas de los N digitalizadores son procesadas por el conformador CONF (14).

La Figura 3 muestra la estructura utilizada frecuentemente para realizar la composición coherente de señales según métodos conocidos. Consta de un sistema de retardo grueso (22) y otro fino (23), cuya operación se gestiona desde un controlador local (24) que utiliza el contenido de una memoria de focalización dinámica (25). Las N salidas retardadas f_1, f_2, \dots, f_N se suman en (20) para obtener la secuencia resultante r .

La Figura 4 muestra la estructura de un canal de procesamiento digital preferentemente utilizado por el sistema objeto de esta patente. Contiene el elemento de amplificación y acondicionamiento de señal AAS (12), el digitalizador A/D (13), una memoria FIFO (43) que almacena transitoriamente las muestras adquiridas, un generador de reloj de muestreo (70) que constituye un elemento fundamental de la presente invención y un módulo de habilitación de la focalización dinámica y control, HFOC (80).

La Figura 5 muestra la estructura de principio para realizar el generador del reloj de muestreo (70) con códigos de corrección focal Q expresados con 1 bit en la memoria MEM (75). El contador CNT (76) establece la dirección de acceso a esta memoria. El reloj de muestreo CK_k , propio del canal k , se genera mediante lógica distribuida en el registro REG-A (71a), el registro de

desplazamiento de longitud programable SHR-A (72), el flip-flop FFA (73), el multiplexor MUX (74) y el flip-flop FFB (77).

La Figura 6 muestra la estructura de principio para realizar el generador del reloj de muestreo (70) con códigos de corrección focal Q expresados con múltiples bits en la memoria MEM (75). El contador CNT (76) establece la dirección de acceso a esta memoria. El reloj de muestreo CK_k , propio del canal k , se genera mediante lógica distribuida en el registro REG-A (71a), el registro de desplazamiento de longitud programable SHRA (72), el registro de desplazamiento de longitud programable SHRB (78) y el conjunto de inversores (75a).

La Figura 7 muestra la estructura de principio para realizar el generador del reloj de muestreo (70) con códigos de corrección focal Q expresados con uno o más bits en la memoria MEM (75). El contador CNT (76) establece la dirección de acceso a esta memoria. En este caso puede insertarse un número fijo o variable de muestras entre focos, según el contenido del registro-contador RCM (71b) controlando la variable ng que establece la longitud del registro de desplazamiento SHRB (78). La variable ng , de 1 bit, es proporcionada por el control CTRL (90) mostrado con más detalle en la parte inferior de la figura. Esta unidad consta de un contador de módulo programable CMOD (91), cuyo contenido y el valor del código de corrección focal Q, forman la dirección a una memoria local MDM (92). La salida g de esta memoria es invertida por (93) para obtener la señal ng . En este caso, existe la opción de proporcionar el código de alejamiento focal J desde la misma memoria MEM de códigos de corrección focal (75), como se muestra con trazos de puntos o, preferiblemente, desde el exterior y a través de una memoria FIFO (79). Por lo demás, el reloj de muestreo CK_k del canal k se produce mediante la lógica compuesta por el registro REG-A (71a), el registro de desplazamiento SHRA (72) y el registro de desplazamiento SHRB (78). La unidad de control CTRL proporciona, además, la salida cef utilizada para habilitar el conteo de focos en la unidad HFOC (80) mostrada en las Figuras 4 y 8.

La Figura 8 muestra esquemáticamente el principio en que se basa la unidad HFOC (80) que realiza el control general de la adquisición. Consta de un

contador CNT-A (82) que se carga mediante lda con el valor N_{A1} , se habilita con la señal cea y se acciona con el reloj de baja frecuencia cb . La cuenta terminal tca actúa sobre la entrada S del flip-flop FF (83). Su salida aj se retrasa una cantidad de ciclos de reloj maestro c expresada por N_{A2} mediante el registro de desplazamiento SHRG (84). La puerta AND (81) produce un nivel alto en la salida HFD cuando sus dos entradas están en alto. El flip-flop (83) se repone a 0 cuando se alza su entrada R al activarse la señal tcf .

La señal tcf es la cuenta terminal del contador CNT-F (86) que puede inicializarse con un número de focos N_F determinado al activarse la señal ldf , se habilita con la señal cef y se acciona con el reloj de baja frecuencia cb . Por su parte, el contador CNT-S (88) cuenta las muestras adquiridas, activando su salida FIN cuando se alcanza el número programado N_S . Esta programación se realiza activando la señal lds , el contador se habilita con ces y se acciona con el reloj de baja frecuencia cb .

La Figura 9 muestra esquemáticamente el principio en que se basa la unidad APD (60) que realiza las funciones de apodización y apertura dinámica. Consta de un multiplicador (61) que obtiene el producto de la entrada e_k por el del coeficiente A_k y entrega su resultado h_k a un multiplexor MUX (65). Asimismo, dispone de un contador CNZ accionado por un reloj cs y habilitado por la señal HFD cuyo contenido inicial es M_Z , esto es, el número de muestras nulas a aportar por este canal para realizar la función de apertura dinámica. Al alzarse la señal HFD se pone en alto la señal z de salida del flip-flop FF (64), seleccionándose la salida '0' entregada por la unidad (63) por el multiplexor MUX (65), que la proporciona como salida f_k . Cuando se alcanza la cuenta terminal tc se activa la entrada R del flip-flop FF (64), pasando a nivel bajo su salida z con lo que el multiplexor MUX (65) selecciona la salida h_k del multiplicador MULT (61), entregándola por la salida f_k .

La Figura 10 muestra esquemáticamente la arquitectura modular del sistema objeto de esta patente. Un módulo (50) contiene múltiples submódulos (40), cada uno de ellos con varios procesadores elementales PE (30) cuyas entradas son las señales recibidas por los elementos (11) del array (10). Las salidas de los procesadores elementales son sumadas en (41) y la salida de este sumador

se utiliza como uno de los sumandos de una cadena de sumadores (42) y FIFOs (52). El primer submódulo sustituye este FIFO por una entrada nula (51). Los resultados proporcionados por el sumador (42) del último submódulo se almacenan transitoriamente en un FIFO (56) para ser, a su vez, sumados en (58) con los resultados de un módulo precedente que han sido almacenados en el FIFO (57) en el sumador (58). Adicionalmente, el módulo contiene una memoria MJ (59) que proporciona los códigos de alejamiento focal J a los diferentes procesadores elementales PE (30).

La Figura 11 muestra esquemáticamente el principio en que se basa una realización preferida del sumador (41), con un ejemplo para 8 canales, donde múltiples FIFOs (43) almacenan transitoriamente las muestras obtenidas en cada procesador elemental e_k . Las salidas de los FIFOs (43) son, a su vez, sumadas por pares en los sumadores (44), almacenándose el resultado en los FIFOs (45). Las salidas de estos FIFOs son sumadas en (46) y el resultado se almacena en los FIFOs (47). Análogamente, las salidas de estos FIFOs son sumadas en (48), almacenándose los resultados finales en el FIFO (49), cuya salida r representa la suma de las muestras e_1 a e_8 entregadas por los 8 procesadores elementales que constituyen un submódulo en este ejemplo.

La Figura 12 muestra un esquema de un ejemplo realizado de un módulo (200) del sistema objeto de esta patente. Dispone de conectores (120a) y (120b) por los que se introducen las señales analógicas que son distribuidas por los buses (121a) y (121b) a los conversores A/D dobles (101). Las muestras proporcionadas por estos conversores son introducidas por (106) en una FPGA (102) que realiza las funciones de procesamiento digital correspondientes a un submódulo (100), entre las que destacan la generación de los relojes de muestreo (105) y el suministro de resultados al siguiente submódulo por el bus (103). El último submódulo en la cadena suministra los resultados obtenidos a una FPGA (111) por el bus (104) para ser combinados con los resultados procedentes de otro módulo por el bus (113), suministrándose los datos resultantes por los buses (112) o (114). Estos buses están presentes en el conector (110). A su vez, la FPGA (111) entrega señales de control (115a) y

(115b) a los circuitos de amplificación y acondicionamiento analógico a través de los conectores (130a) y (130b), respectivamente.

La Figura 13 muestra las medidas experimentales realizadas sobre el módulo descrito en la Figura 12, mostrando el error absoluto en ns para cada uno de los 32 canales.

EJEMPLO DE REALIZACIÓN DE LA INVENCION:

En todos los casos descritos se obtiene el reloj de muestreo de cada canal utilizando muy pocos recursos hardware, fundamentalmente registros, contadores y una memoria para almacenar los códigos de corrección focal, realizándose la adquisición de las señales con una alta resolución temporal.

Debido a la alta eficiencia de la metodología descrita en cuanto a utilización de recursos hardware y, a diferencia de otras realizaciones, las técnicas CFP y CFPV permiten integrar múltiples canales de procesamiento en un único circuito VLSI, junto con otras funciones descritas, incluso en dispositivos de uso general como son las FPGAs.

Así, en una realización demostrativa de esta invención, un módulo contiene 4 submódulos, cada uno de ellos con 8 procesadores elementales. Este pequeño sistema puede operar con una apertura activa de hasta 32 elementos en barrido lineal o sectorial con apertura dispersa y arrays de 128 elementos. Con 4 módulos se configura un sistema que opera con aperturas densas o aperturas activas de hasta 128 elementos. El sistema es escalable, añadiendo 32 elementos activos por cada nuevo módulo instalado.

La Figura (12) muestra gráficamente la configuración del módulo, realizado en una tarjeta de circuito impreso de 220x100 mm. En la figura se han omitido los circuitos correspondientes al preprocesamiento analógico de señales, con posible excitación de los transductores, así como los de posprocesamiento que, en esta realización particular, se basan en un computador integrado al que se conecta una Unidad de Control e Interfaz (UCI) con el sistema descrito.

El módulo (200) recibe las señales analógicas de 32 canales proporcionadas por los circuitos de amplificación y acondicionamiento por los conectores (120a) y (120b). Contiene cuatro submódulos (100) y un combinador realizado en la FPGA (111). El combinador recibe señales procesadas por un módulo anterior en la cadena por el bus (113) y envía los resultados al que le sucede por el bus (114). Los parámetros se programan desde la UCI a través del bus de control (112) por el que, también, el último módulo de la cadena entrega los resultados finales. Asimismo, la FPGA (111) entrega un conjunto de señales digitales por los conectores (130a) y (130b) que son utilizadas por la unidad de procesamiento analógico. Por lo demás, esta estructura refleja fielmente la arquitectura presentada en la Figura 10.

Las señales analógicas introducidas por los conectores (120a) y (120b) se distribuyen a los submódulos mediante los buses (121a) y (121b), respectivamente, donde son digitalizadas por los conversores A/D (101). La salidas digitales de los conversores A/D se introducen en las FPGAs (102) mediante los buses (106). Los relojes de muestreo de dichos conversores (105) se generan en las FPGAs (102) con la técnica de Corrección Focal Progresiva descrita en esta memoria.

Por su parte, los submódulos se conectan entre sí mediante los buses bidireccionales (103). Junto al bus (104) que conecta el último submódulo al combinador (111), estos buses se utilizan en un sentido para la programación de parámetros desde el de control (112) y en el sentido opuesto para suministrar resultados a los submódulos posteriores en la cadena o al combinador (111).

El combinador realiza la suma coherente de los resultados obtenidos en el módulo actual a través del bus (104) con los que recibe de un módulo anterior por el bus (113), suministrando los resultados de este proceso por el bus (114) al módulo siguiente o por el bus (112) a la Unidad de Control e Interfaz. Una u otra opción son programables.

En esta realización se han utilizado 16 conversores dobles de 10 bits, tipo AD9218 de Analog Devices para los dispositivos (101), 4 FPGAs tipo XC2S200

de Xilinx Inc. para los dispositivos (102) y una XC2S150 de Xilinx Inc. para el dispositivo (111).

El reloj del sistema es de 40 MHz, velocidad a la que operan síncronamente las comunicaciones entre submódulos, módulos y con la UCI. Internamente, parte
 5 de los circuitos también operan a esta frecuencia o una fracción que determina la de muestreo. Sin embargo, en las FPGAs (102) se multiplica por 4 la frecuencia del reloj del sistema para obtener el reloj maestro de 160 MHz. La resolución temporal es, pues, $T_X = 6.25$ ns. y el error de muestreo está
 10 analógicas de hasta 10 MHz con $\mu \geq 16$ y hasta 20 MHz con $\mu \geq 8$, siendo μ la relación entre el periodo de la señal y la resolución temporal que afecta al rango dinámico y contraste de las imágenes.

Cada FPGA (102) contiene los circuitos necesarios para realizar todo el procesamiento digital de 8 canales, incluyendo:

- 15 • Apodización, con coeficientes $0 \leq A_k \leq 255/256$ o deshabilitada ($A_k = 1, \forall k$).
- Apertura dinámica, con $0 \leq MZ_k < 2^{12}$.
- Deflexión del haz con foco fijo, con $0 \leq NA_k < 2^{14}$.
- Focalización dinámica según la técnica de Corrección Focal Progresiva expuesta, con 4096 códigos de corrección focal de 1 bit por cada canal.
- 20 • Programación del número de muestras a adquirir, con $2 \leq N_S \leq 2^{17}$.
- Programación del número de muestras entre focos, con $4 \leq m \leq 64$.
- Programación del número de focos por adquisición, con $0 \leq N_F < 2^{12}$.
- Programación de la frecuencia de muestreo de salida, con $2.5 \leq f_S \leq 40$ MHz.
- 25 • Circuitos de gestión de ahorro energético y habilitación de funciones.
- Circuitos de programación de parámetros y procesamiento de resultados.
- Circuitos para la verificación del módulo, integrando un generador digital de señal.

Por su parte, el combinador contenido en la FPGA (111) tiene circuitos para realizar:

- 5 • La gestión del módulo, transfiriendo valores de parámetros a los submódulos por (104) y (103).
- La recopilación de resultados procedentes del módulo anterior por (113).
- La composición de estos resultados con los del propio módulo, recibidos por (104).
- El suministro de resultados combinados al módulo siguiente por (114).
- 10 • El suministro de resultados finales a la UCI a través del bus (112).
- Circuitos para compensar el offset de las señales.
- Circuitos para controlar la unidad de pre-procesamiento analógico.

15 La Figura (13) muestra medidas experimentales relativas al error absoluto en ns. (ordenadas) del instante de muestreo en cada uno de los 32 canales (en abscisas) para un foco situado a una distancia de 50 mm., con un ángulo de deflexión de 15°, velocidad de propagación $c = 5900 \text{ m} \cdot \text{s}^{-1}$ y array lineal de 5 MHz con elementos uniformemente distribuidos a intervalos $d = 0.8 \text{ mm}$.

20 El máximo error teórico es de 3.125 ns., que se verifica en 28 de los 32 canales. El mayor error en los 4 canales que superan el valor teórico se debe a diferencias en el trazado de pistas en el circuito impreso y en las FPGAs de este modelo experimental y, en cualquier caso, no es significativo. El error cuadrático medio, más determinante de la calidad de la imagen, es de 1.9 ns.

25 Es evidente que pueden introducirse mejoras a la realización descrita puesto que existen dispositivos con mayor capacidad de integración. Asimismo, pueden realizarse otras modificaciones que afectan al tipo de conversión A/D, distribución de dispositivos, etc., ya que el modelo descrito no es más que un ejemplo demostrativo, sin que tales modificaciones supongan un cambio

sustancial a los fundamentos de la metodología y sistema que han sido descritos en la presente memoria.

Para la aplicación del método, considérese un caso de imagen ultrasónica sectorial en pulso-eco, con un transductor lineal de N elementos centrado en el origen, con un tamaño de apertura D . Se pretende cubrir con la imagen un sector de $-45^\circ \leq \theta \leq 45^\circ$.

Si f_R es la frecuencia de la señal recibida, para verificar con suficiente margen el criterio de Nyquist, se elige una frecuencia de muestreo nominal $f_S = 4 \cdot f_R$. Además, para mantener un elevado rango dinámico y contraste en la imagen, se elige $\mu = f_X/f_R = 16$, siendo f_X la frecuencia del reloj maestro.

Considerando el trayecto en ida y vuelta del pulso ultrasónico, el intervalo entre muestras es:

$$\Delta R = cT_S / 2 \quad (50)$$

Sustituyendo el valor ΔR dado por la Ecuación 1 resulta, con $m = 1$:

$$v = \frac{T_S}{T_X} = 4 \quad (51)$$

Cuando se insertan m muestras entre focos, el valor de $v = 4 \cdot m$. Aplicando ahora la Ecuación 18, con $|x_k| \leq D/2$, donde D es el tamaño de la apertura, la distancia mínima para aplicar la Técnica de Corrección Focal Progresiva con apertura completa es:

$$\frac{R_0}{D} \geq \frac{1}{2} \left| \frac{mv - 2a}{2\sqrt{amv - a^2}} \cos\theta \right| + \frac{1}{2} |\sin\theta| \quad (52)$$

donde $a=2^b-1$, siendo b el número de bits con los que se expresan los códigos de corrección focal, con la condición $mv \geq 2a$.

La Tabla II muestra los resultados de la Ecuación (52) para $b=1, 2$ y 3 en función del número de muestras (fijo) entre focos.

Debe observarse que el valor R_0/D representa el mínimo valor del número $F\#$ con el que se puede operar utilizando la función de apertura dinámica. En

general, se acepta como válido un valor $F\#_{min} \leq 1$, que se obtiene con la mayoría de las combinaciones.

Tabla II

Relación $F\#_{min} = R_0/D$ para aplicar la TCFP con apertura completa ($-45^\circ \leq \theta \leq$

5 45°)

m	b = 1	b = 2	b = 3
1	0.6	-	-
2	0.8	0.4	-
4	1	0.6	0.4
8	1.4	0.9	0.6

REIVINDICACIONES

Esta patente descubre el método y sistema para conformación de haces en recepción con una nueva técnica denominada de Corrección Focal Progresiva, con la opción Variable. Según dichos método y sistema, se realiza la

5 composición coherente de señales procedentes de fuentes situadas a lo largo de una dirección seleccionada, que llegan a un conjunto de N transductores receptores o elementos distribuidos espacialmente, formando un *array*. Un conformador de haces en recepción realiza una composición coherente de las

10 señales recibidas que proceden de fuentes puntuales situadas a lo largo de dicha dirección. La composición coherente de las señales originadas en cada punto y recibidas por cada uno de los N elementos del array proporciona una única señal de salida que representa a la que se obtendría con un transductor receptor único, del mismo tamaño que el array, focalizado individualmente en

15 todos y cada uno de los focos, técnica que se conoce en el ámbito como focalización dinámica con deflexión.

Las señales recibidas son amplificadas y acondicionadas analógicamente antes de ser digitalizadas. La técnica de corrección focal progresiva, con o sin la opción variable, y el sistema que la realiza descritos en esta patente, se aplican a las señales digitalizadas por un conversor analógico-digital. Se denomina

20 canal al conjunto de dispositivos que procesan la señal recibida por un elemento del array hasta su combinación con las correspondientes a otros elementos.

A diferencia de otros métodos que forman parte del estado del arte, el método y sistema objeto de esta patente no se basa en retrasar las señales recibidas por

25 cada uno de los elementos del array, ni utiliza procesos de interpolación. Antes bien, se fundamenta en muestrear las señales recibidas en los instantes en que llegan a cada uno de los elementos del array desde cada uno de los focos. El método garantiza que la composición de muestras es coherente, esto es, sólo se combinan las que corresponden al mismo foco y, además, no redundante,

30 adquiriendo únicamente las que van a utilizarse en el proceso de composición. Requiere un reloj de muestreo de las señales no uniforme y diferente para cada uno de los canales.

Por otra parte y, a diferencia de otras técnicas en las que cada reloj de muestreo queda establecido por una secuencia de '1' y '0' en una memoria individual para cada canal o se calcula en tiempo real mediante circuitos digitales específicos a partir de los valores de una diversidad de parámetros programados durante la adquisición, con el método y sistema objeto de esta patente los instantes de muestreo se determinan interpretando el contenido de tablas asociadas a cada canal, que se calculan y almacenan en memorias antes del inicio de la adquisición de señal, haciendo innecesaria la carga de múltiples parámetros en tiempo de adquisición. Además, la cantidad de almacenamiento requerida es limitada al indicar, en forma codificada, la corrección focal que debe aplicarse al reloj de muestreo para obtener el siguiente foco. Más aún, cada código de corrección focal puede ser compartido por múltiples muestras consecutivas. Finalmente, la arquitectura de la técnica aquí patentada presenta una elevada regularidad, facilitando su integración en dispositivos VLSI y su realización modular.

Se reclaman, como propias, las siguientes reivindicaciones:

1. Un método de conformación de haces en recepción, denominado Técnica de Corrección Focal Progresiva, para aplicaciones en las que una diversidad de N transductores, agrupados en un array, reciben energía vibratoria desde focos F_i , $i=0, 1, 2, \dots$, situados a lo largo de una dirección programable, caracterizado porque muestrea la señal recibida en cada canal en el instante de llegada desde cada foco con un error absoluto inferior a medio periodo de un reloj maestro de periodo T_X , de forma que las muestras consecutivas e_{ki} , $i=0, 1, 2, \dots$ obtenidas en cada canal k correspondan a los valores consecutivos de la señal originada en cada foco F_i , $i=0, 1, 2, \dots$, con lo que cada muestra de la señal resultante r_i , $i=0, 1, 2, \dots$ se realiza mediante la suma de las N muestras e_{ki} , $k=1, 2, \dots, N$:

$$r_i = \sum_{k=1}^N e_{ki} \quad i = 0, 1, 2, \dots$$

o de una combinación lineal como: